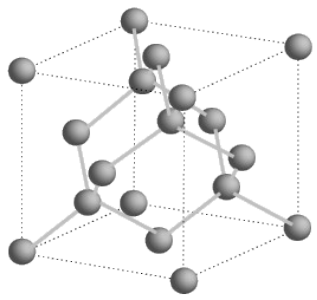
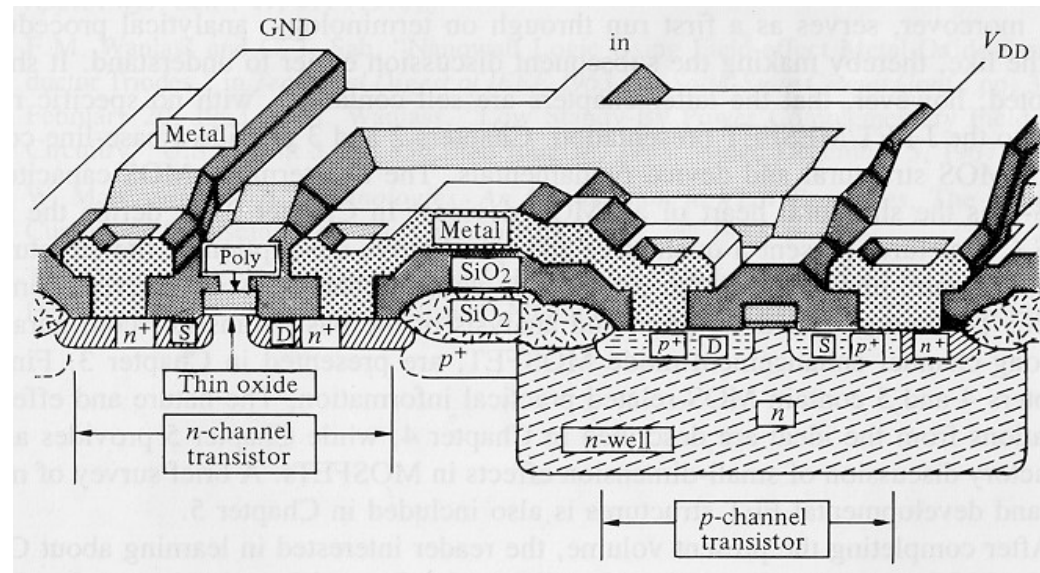
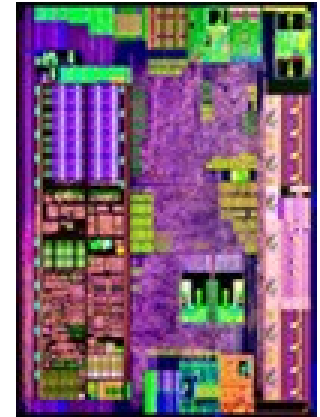


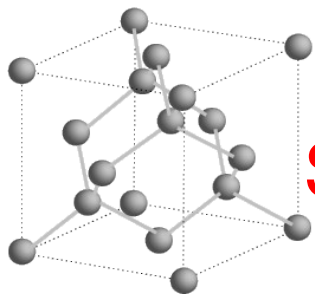


Materiais e dispositivos semicondutores

P M T 2 2 0 0

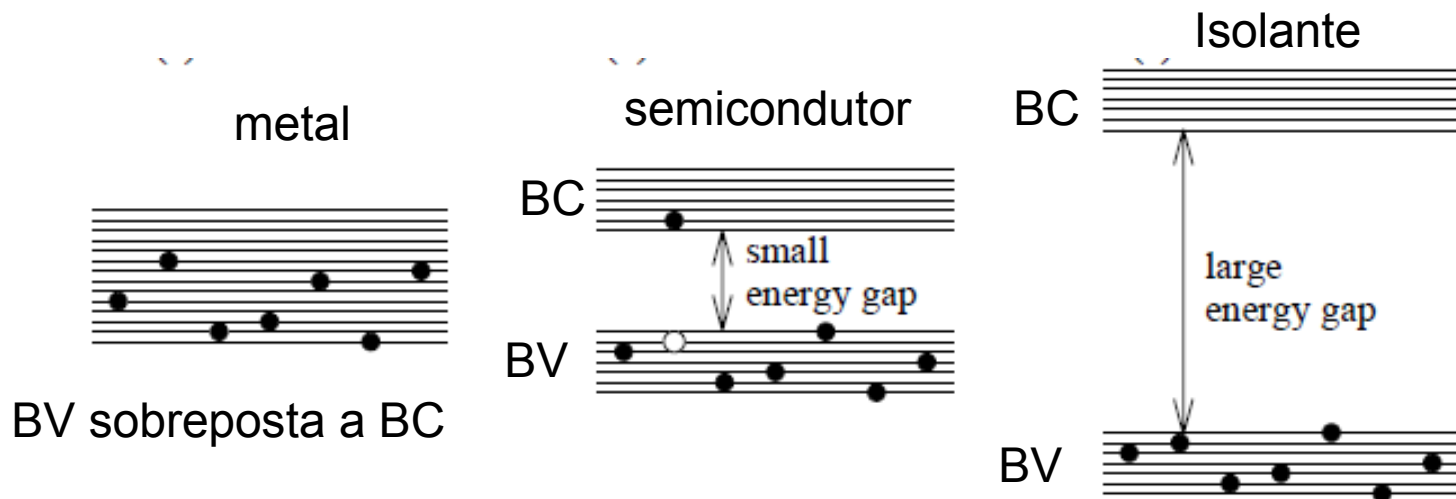
2 0 1 0





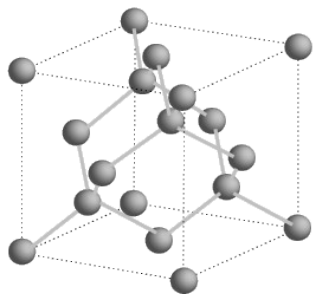
Semicondutores? Lembrando

PMT 2100



BV - Banda de Valência
 BC - Banda de Condução
 Gap - Banda Proibida

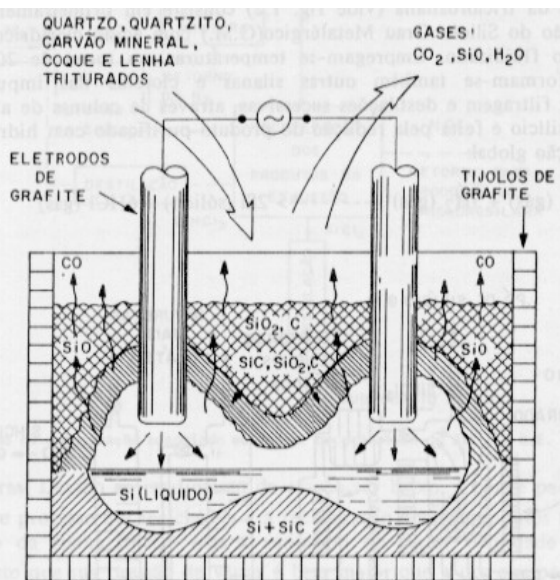
Energia de gap E_g
 $E_g(\text{Si}) = 1,1\text{eV}$
 $E_g(\text{SiO}_2) = 8\text{eV}$



Etapas de Processo para Obtenção de Silício

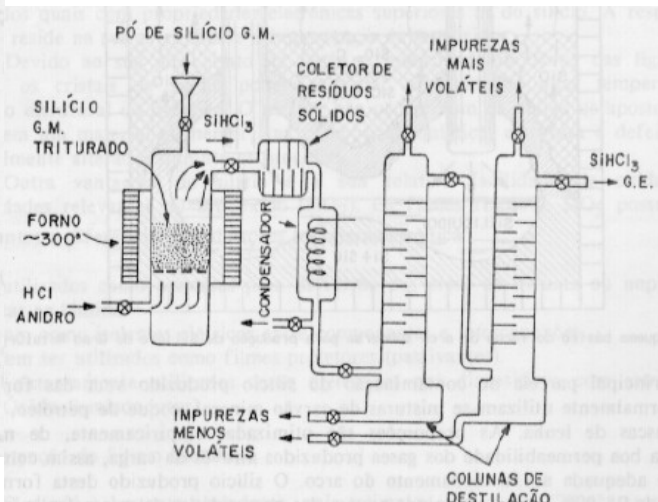
Grau Eletrônico

Obtenção de Silício Grau metalúrgico



Redução com carvão

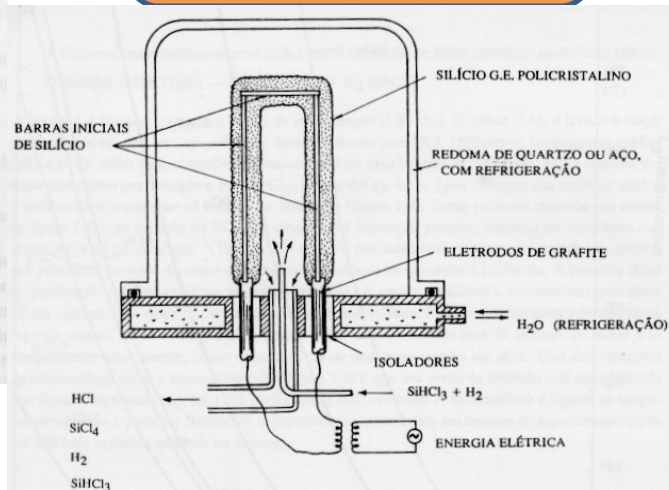
Refino do Silício Grau Metalúrgico



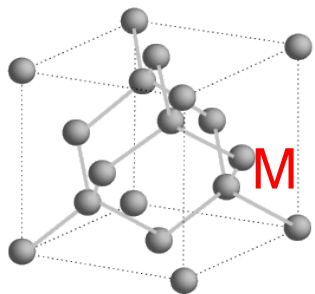
Reação com HCl para obtenção da triclorsilana e seus derivados



Obtenção de Silício Policristalino Grau Eletrônico



Deposição de Silício grau eletrônico



Materiais e dispositivos semicondutores

Métodos de obtenção de Silício para aplicações em microeletrônica.

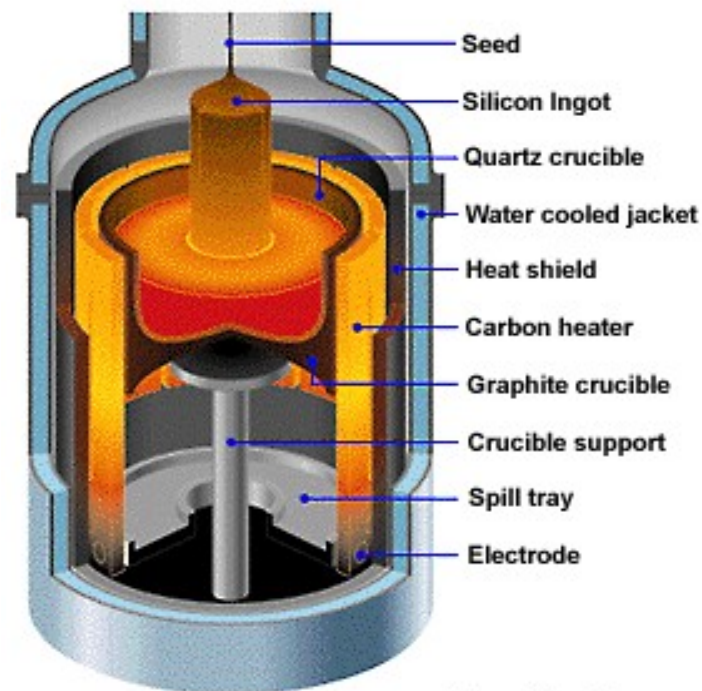


Ingot growth

Processo Float Zone

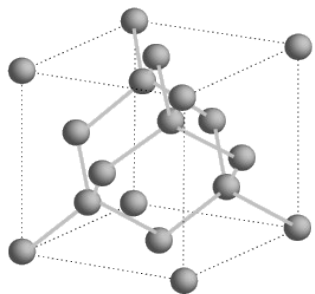


Processo de Czochralski



Cz crystal pulling furnace

<http://www.topsil.com/410>

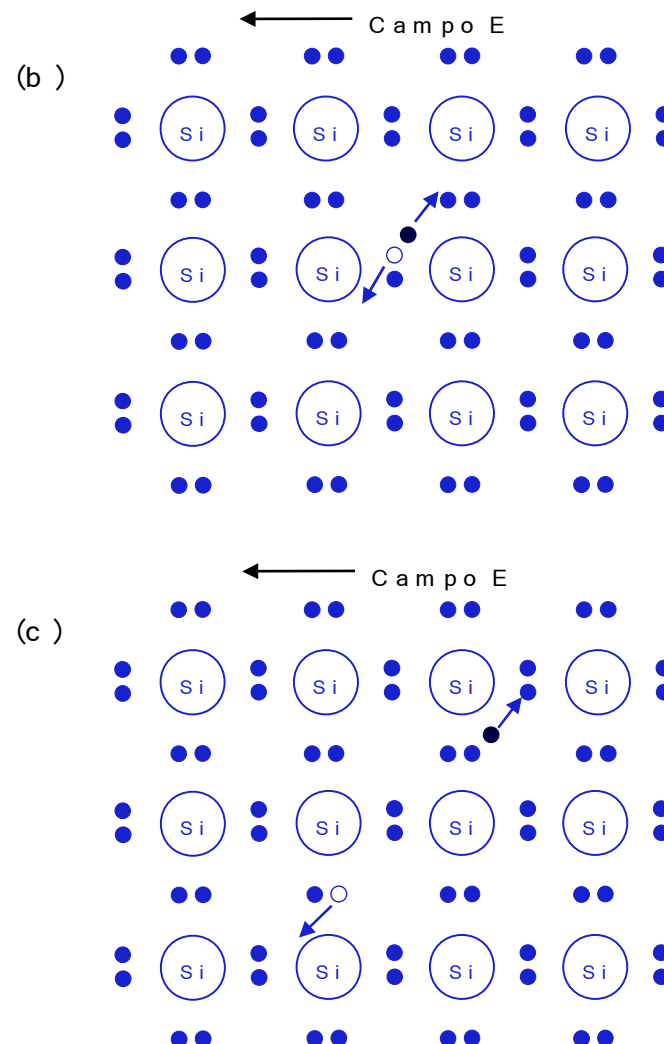


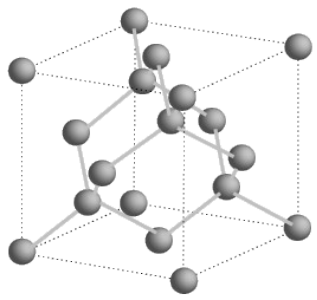
Semicondutor intrínseco

- A zero kelvin, a banda de valência está completa e a banda de condução vazia.
- Excitação térmica produz **ionização**: elétron salta da BV para BC e cria lacuna eletrônica.
- Numa situação de equilíbrio,
- existem **n** elétrons na banda de condução
- e **p** lacunas na banda de valência.

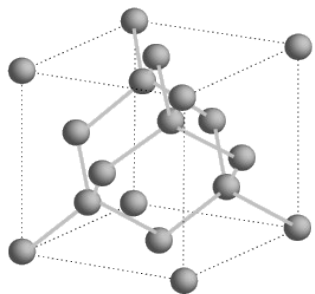
$$n = p = n_i = n^\circ \text{ portadores intrínsecos}$$

- Continuamente ocorre
Ionização e recombinação (volta de elétron para BV).

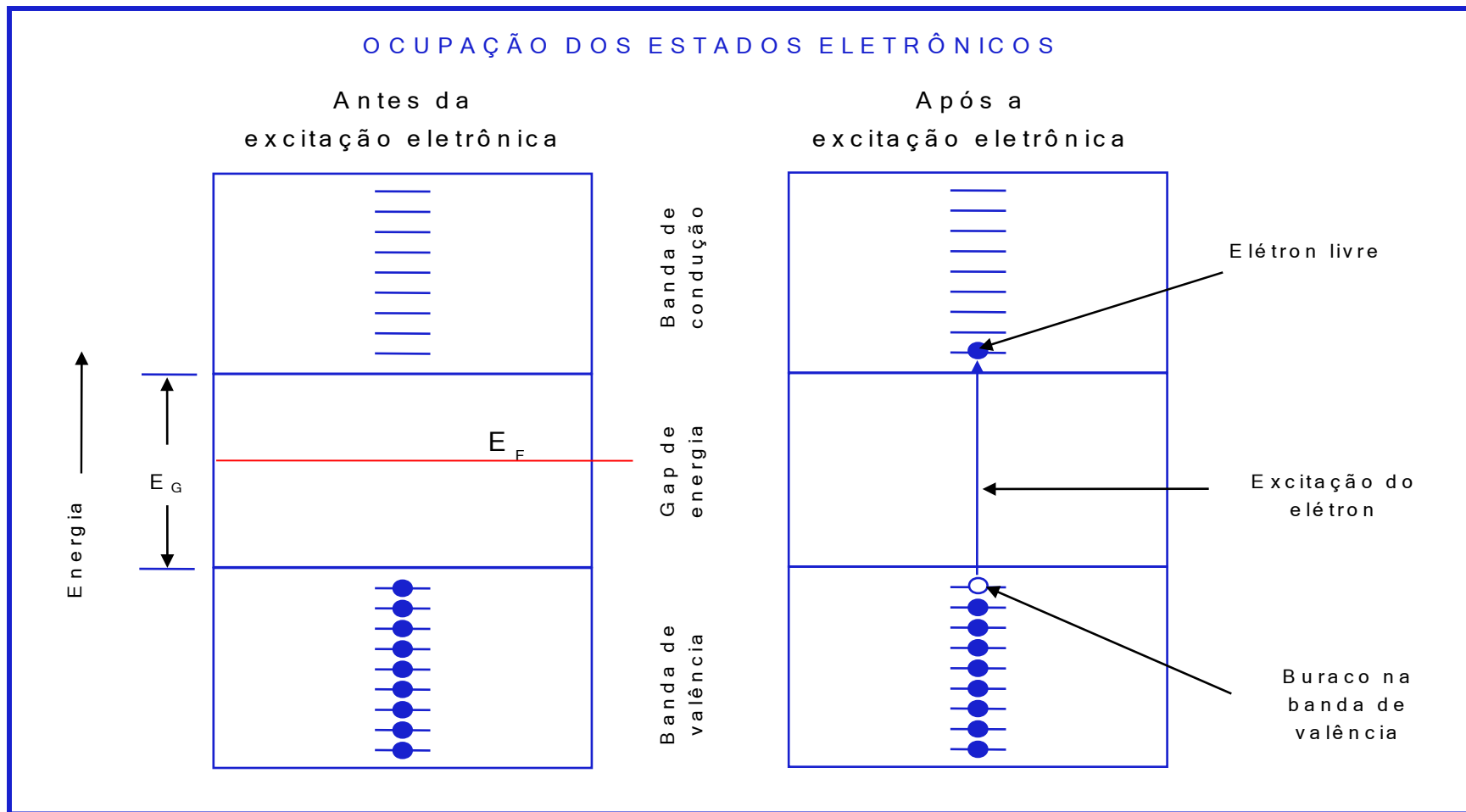


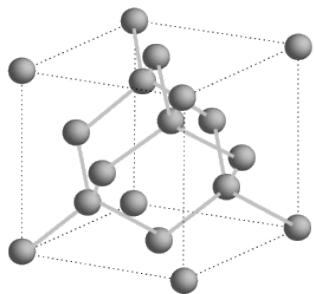


Gap de energia:
foi dado em pmt 2100:



Gap de energia: foi dado em pmt 2100:





n_i

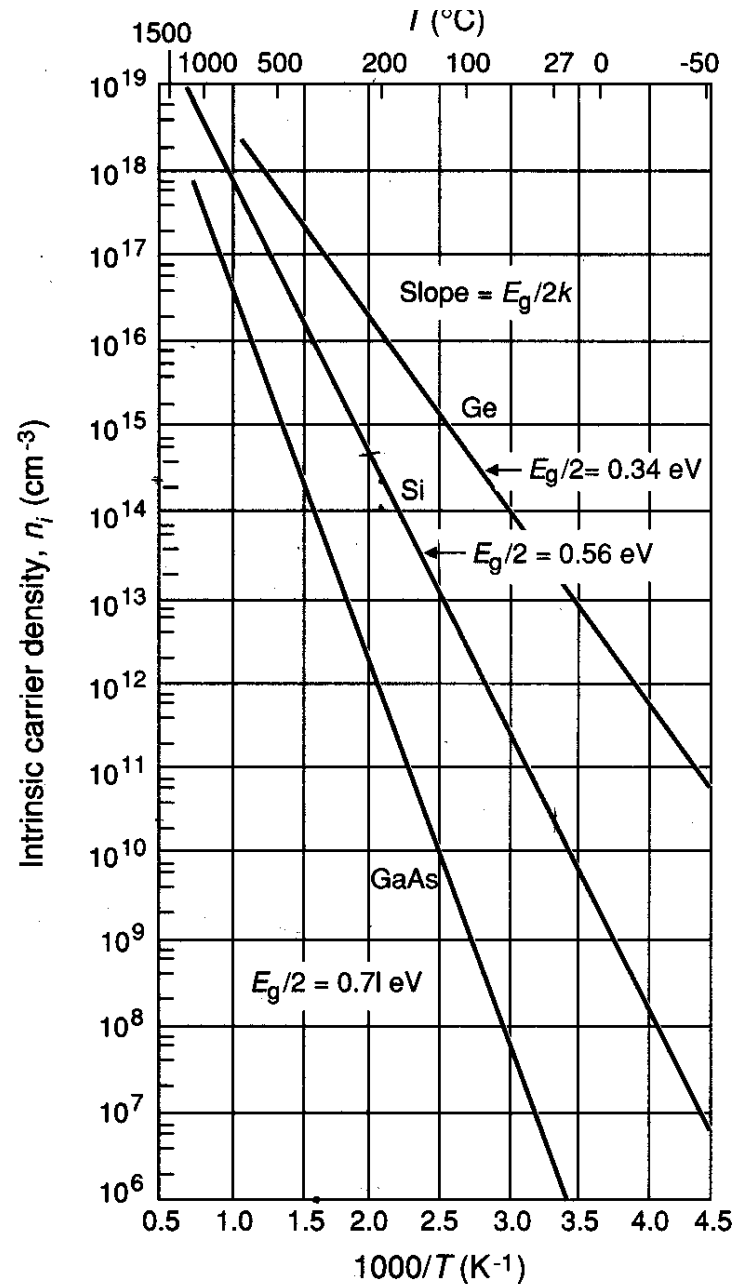
$$n_i = A e^{-E_{\text{gap}} / 2kT}$$

n_i é a densidade de portadores intrínsecos (intrinsic carrier density), em cm^{-3}

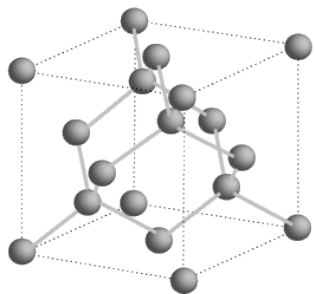
Aumento de T aumenta n_i

Silício não dopado, a T_{amb} tem
 $1,5 \times 10^{10}$ portadores cm^{-3}

Relembrando, Silício tem
 8×10^{22} átomos cm^{-3}
 aprox. 2 portadores / 10^{13} átomos



Intrinsic carrier densities versus $1/T$ K in Si, Ge, and GaAs.



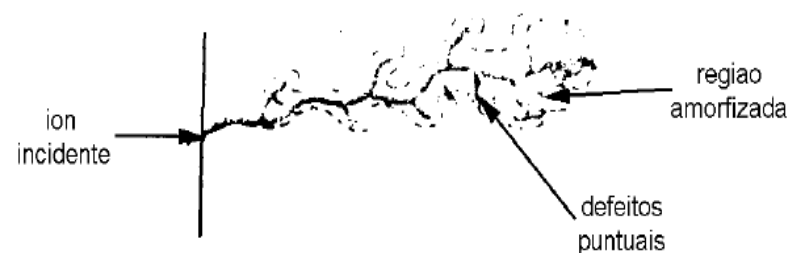
Dopagem de Materiais semicondutores

Existem basicamente dois métodos para dopagem para semicondutores

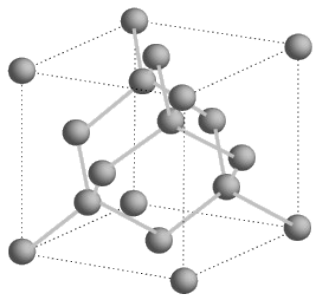
• Difusão térmica

- A fonte de impureza pode estar no estado gasoso ou sólido
- Temperaturas entre 800 e 1200°C
- Utilizadas para obtenção de junções profundas

• Implantação iônica



- O elemento dopante é acelerado contra o substrato
- Após o processo de implantação é realizado um tratamento térmico (recozimento) para ativação da impureza
- Utilizada para obtenção de junções rasas



Dopagem

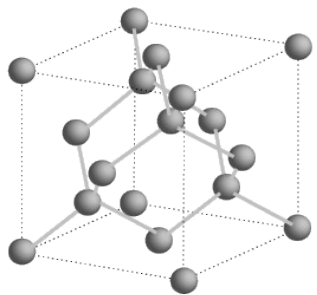
- Adição de elementos químicos tri ou pentavalentes aumenta quantidade de lacunas ou elétrons no semicondutor, que passa a ser “extrínseco do tipo p ou n”.
- Cada átomo de dopante trivalente (“aceitador de elétrons”) introduz uma lacuna. Como o portador majoritário passa a ser a lacuna, esse material é chamado “tipo p”. O dopante trivalente mais utilizado em tecnologias de Silício é o Boro.
- Para obtenção de Silício tipo n o dopante pentavalente é o Fósforo.

$$p_p = N_A$$

n° de lacunas (p) do material tipo p =

n° de átomos dopantes aceitadores.

- Material continua neutro, o portador é que é + ou -



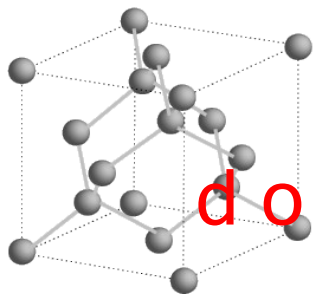
M a j o r i t á r i o s e m i n o r i t á r i o s

- A agitação térmica sempre produz ionização: um material tipo p tem grande quantidade de lacunas (portador majoritário) e pequena quantidade de elétrons (portador minoritário), e vice versa.
- Em equilíbrio térmico vale a relação

$$p_p n_{p0} = n_i^2$$

- p_p independe de T ,
- n_{p0} é o n° de elétrons no lado p, em equilíbrio com o número de lacunas associadas à dopagem. n_{p0} é fortemente dependente de T .
- Num material tipo n, o mesmo acontece

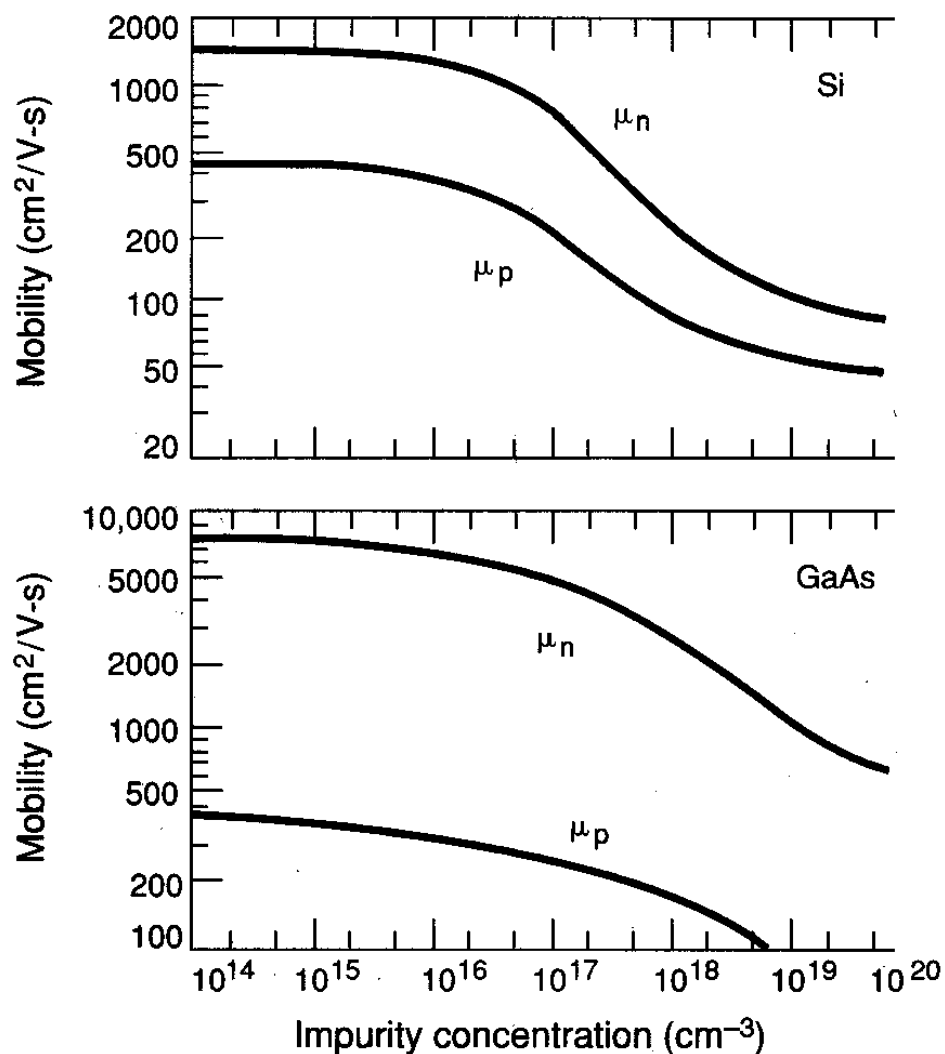
$$n_n p_{n0} = n_i^2$$

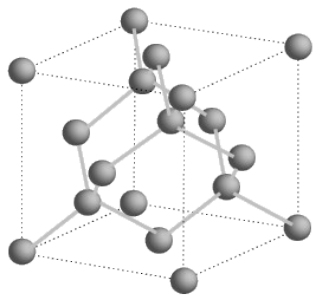


dopagem diminui mobilidade

- Quanto mais impurezas, menor mobilidade

Agora falaremos sobre a junção pn

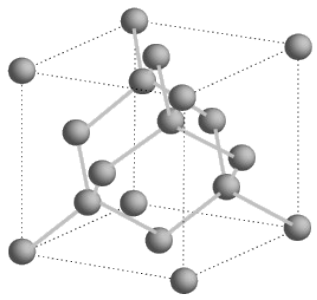




Condutividade dos semicondutores

$$\sigma = n_n q_n \mu_n + n_p q_p \mu_p$$

- A condução em semicondutores se dá tanto pela propagação de elétrons livres quanto pela propagação de lacunas.
- A carga das lacunas é idêntica à dos elétrons livres exceto pelo sinal.
- A condutividade, portanto, é aumentada pelo incremento do número de portadores (dopagem), mas para níveis elevados de dopagem ela passa a ser limitada pela diminuição da mobilidade, logo há um ponto de ótimo para a quantidade de dopantes adicionadas.

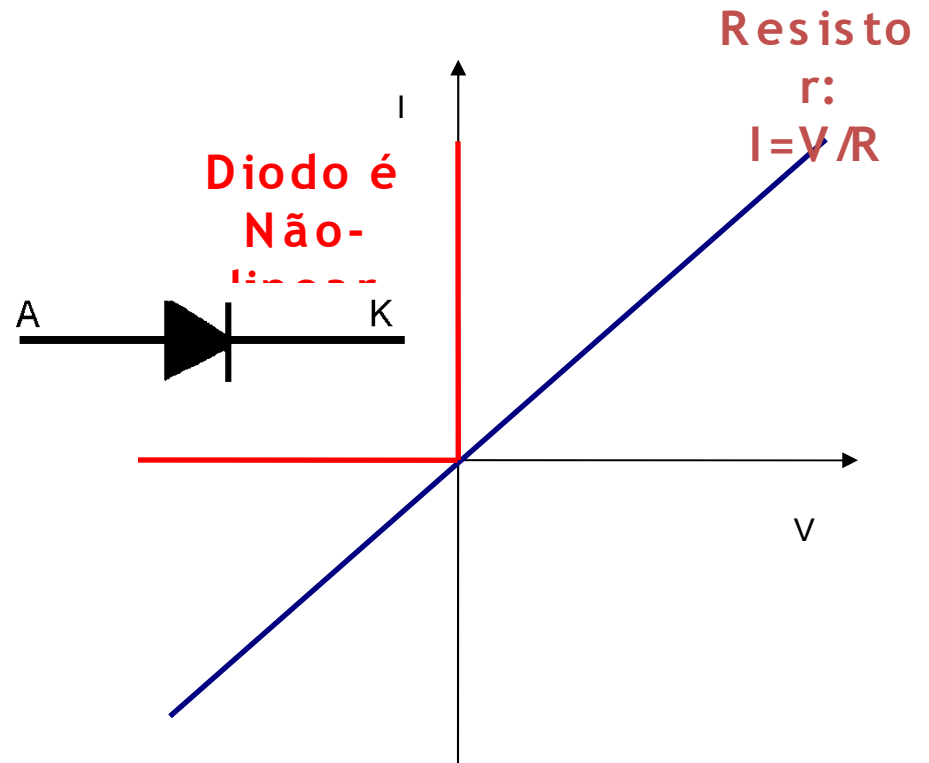


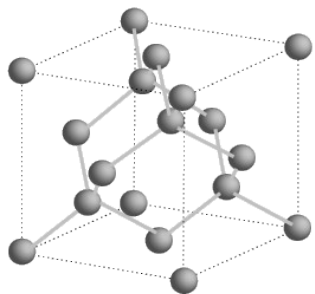
Comparando um resistor e um diodo ideal

- Resistor tem comportamento linear

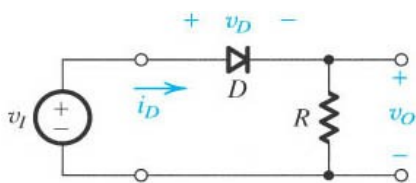
- Diodo é diferente

- Se V é negativa, não passa corrente: “operação reversa”.
 - Se V é positiva, é curto circuito “operação direta”.

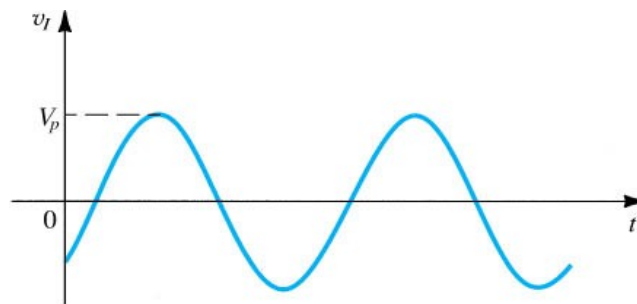




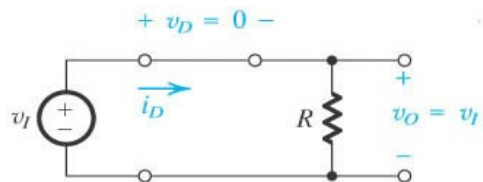
Aplicação simples: retificador



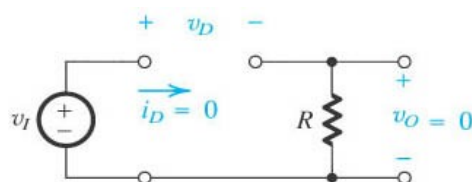
(a)



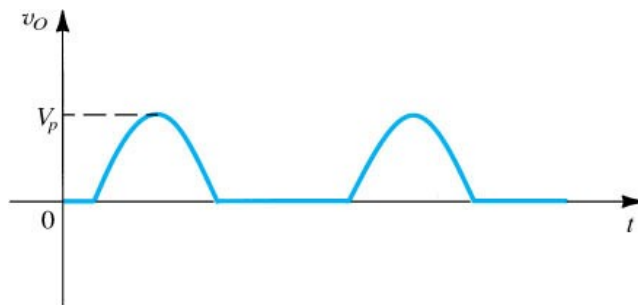
(b)



(c)

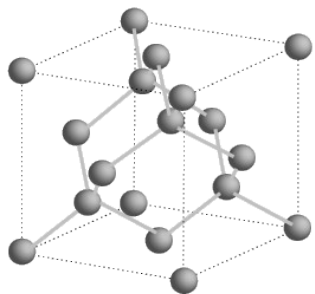


(d)



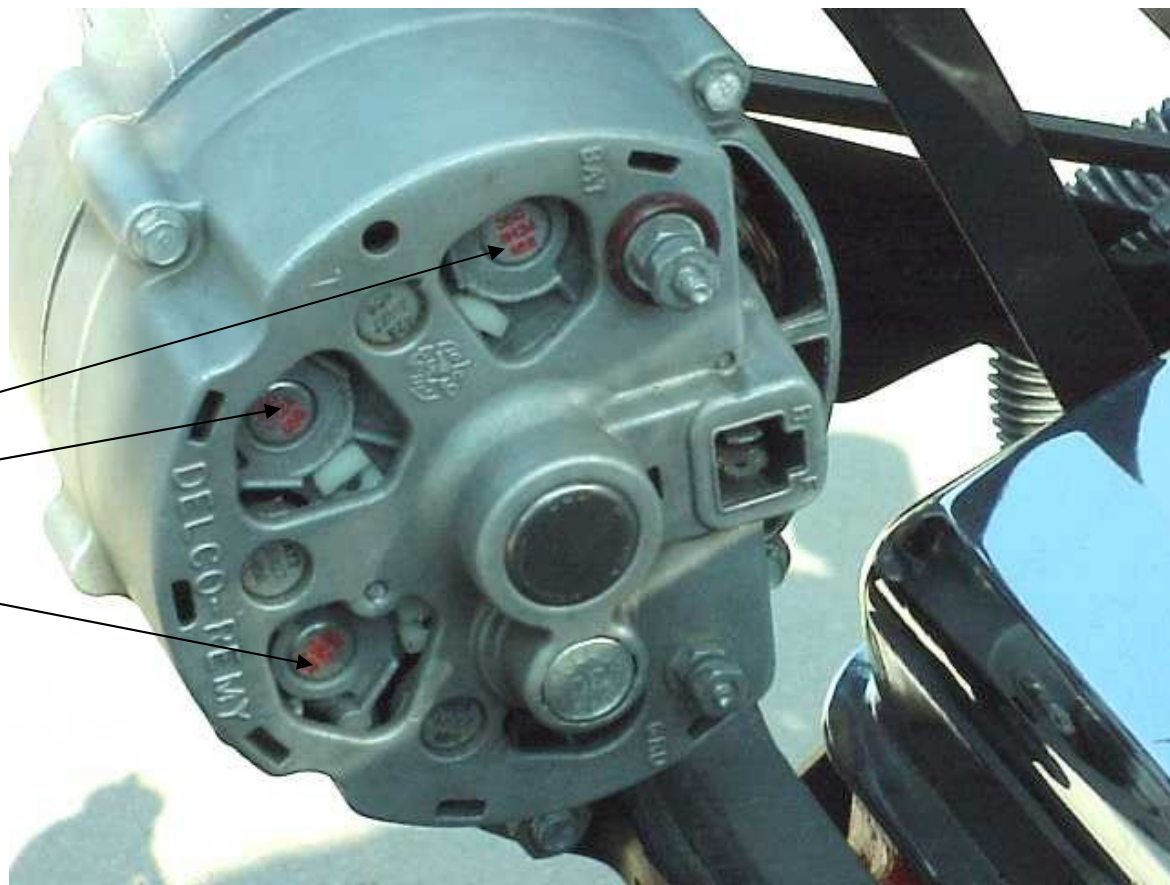
(e)

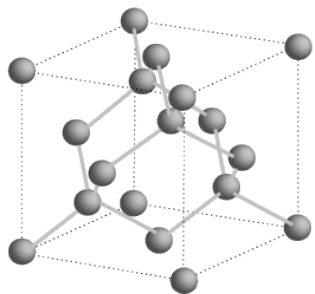
- a. Circuito retificador
- b. Forma de onda de entrada.
- c. Circuito quando $v_i > 0$
- d. Circuito quando $V_i < 0$
- e. Forma de onda de saída



Diodos no alternador do automóvel

diodos





D i o d o r e a l

Polarização direta:

$I = I_s (e^{qV/\eta kT} - 1)$, (equação de Shockley) onde

I_s é chamada “corrente de saturação”

tipicamente 10^{-15} A

q é carga do elétron, $q = 1,6 \cdot 10^{-19}$ C

k é a constante de Boltzmann

T é temperatura em K

n é constante do diodo,

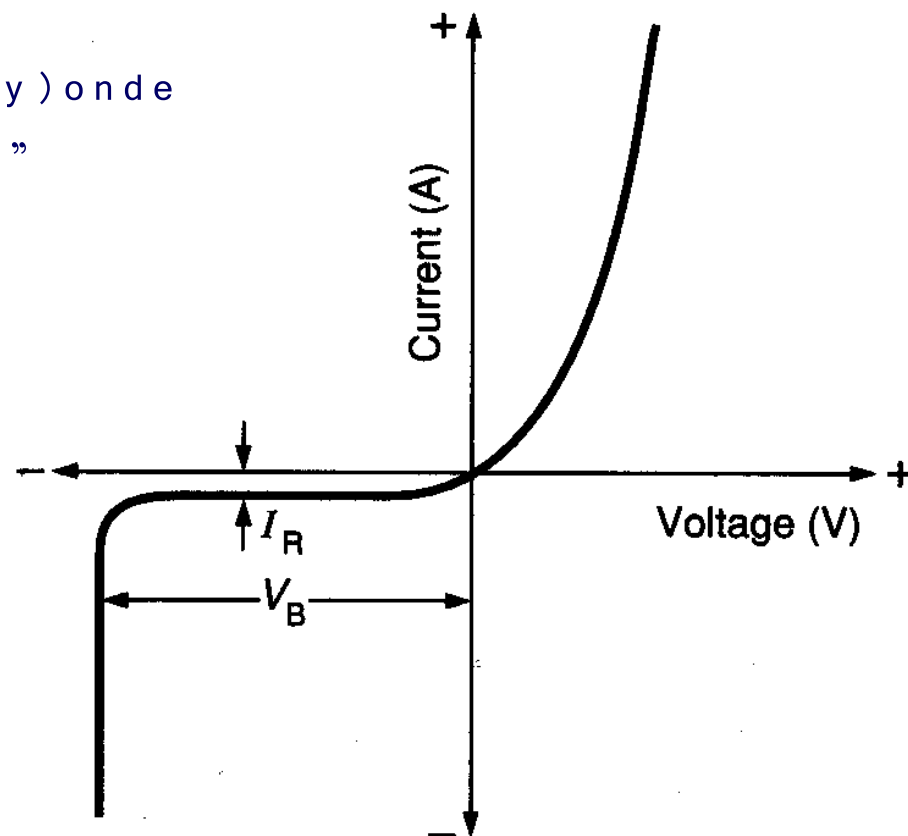
entre 1 e 2

Polarização reversa

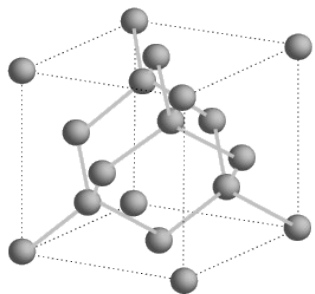
I_R , corrente reversa = 1 nA

V_B ou V_Z , Tensão de ruptura,

tensão de Zener



Current–voltage characteristics of a diode.



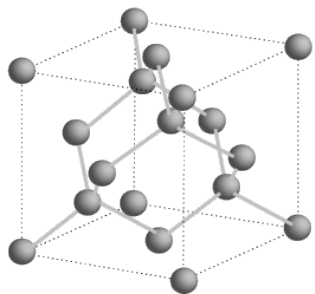
“Tensão térmica”

- O termo kT/q tem unidade de diferença de potencial e é chamada “tensão térmica” (V_T).

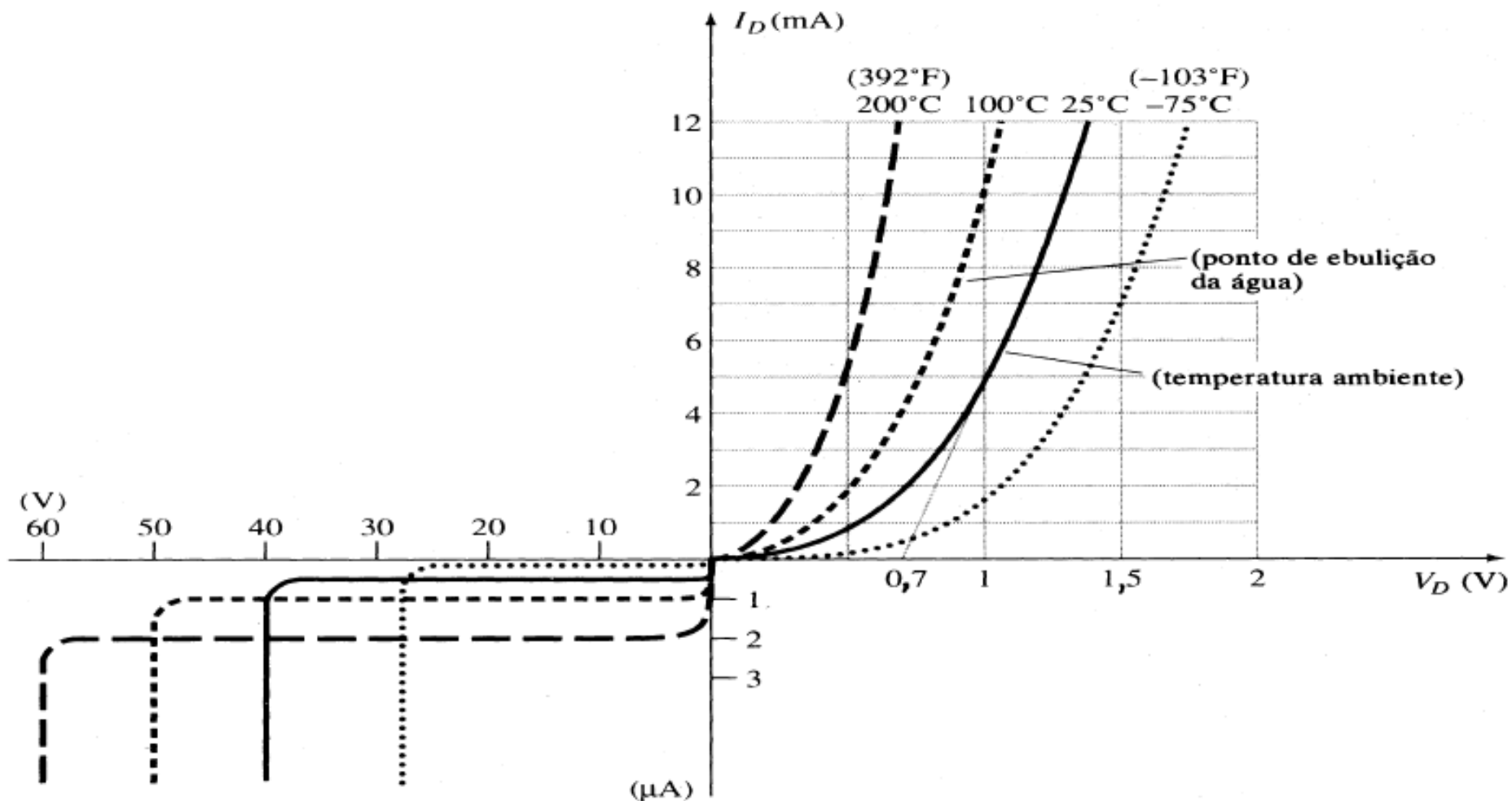
- À T_{amb} :

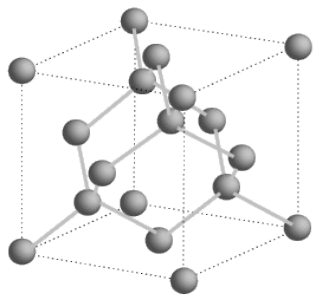
$$V_T = (1,38 \times 10^{-23} \text{ J/K}) \times 300 \text{ K} / (1,6 \times 10^{-19} \text{ C}) = 0,025 \text{ V}.$$

- Reescrevendo $I = I_s (e^{qV/nkT} - 1) \sim I_s e^{V/nV_T}$, mas como “funciona” o diodo?



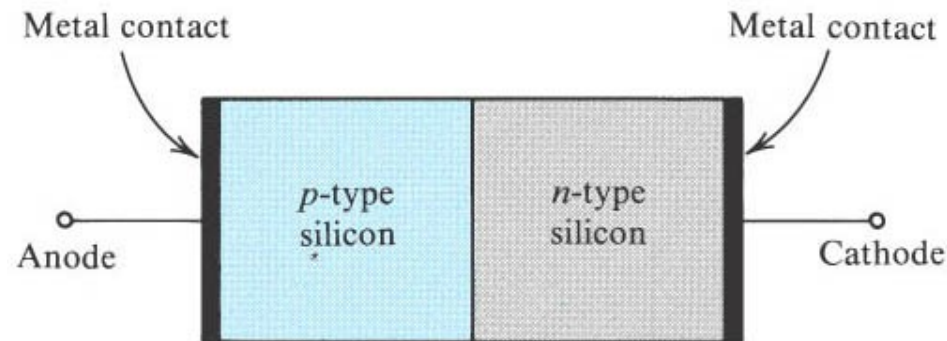
Efeito da Temperatura em Diodos



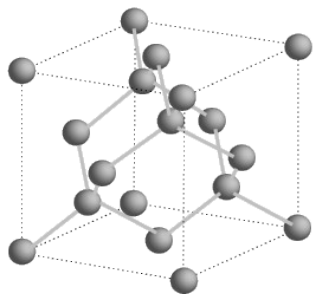


Operação física dos diodos

- Diodo é fabricado fazendo uma junção entre dois semicondutores dopados.



- Programa da aula
 - Conceitos básicos de semi-condutores
 - Junção pn em circuito aberto



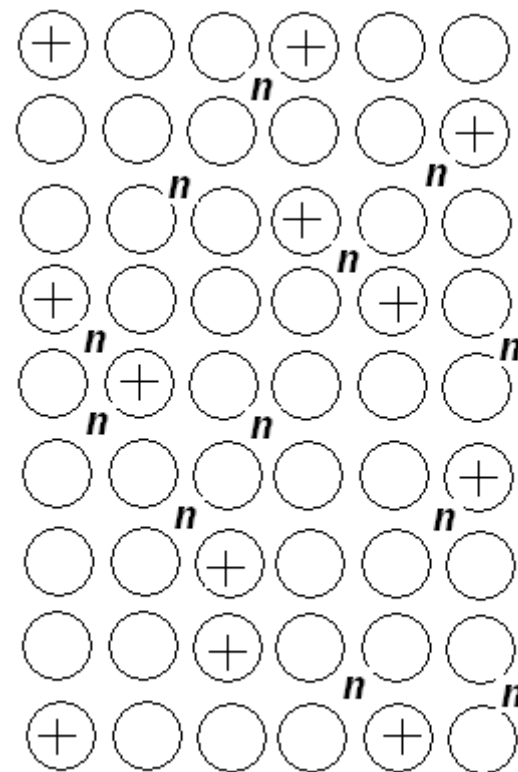
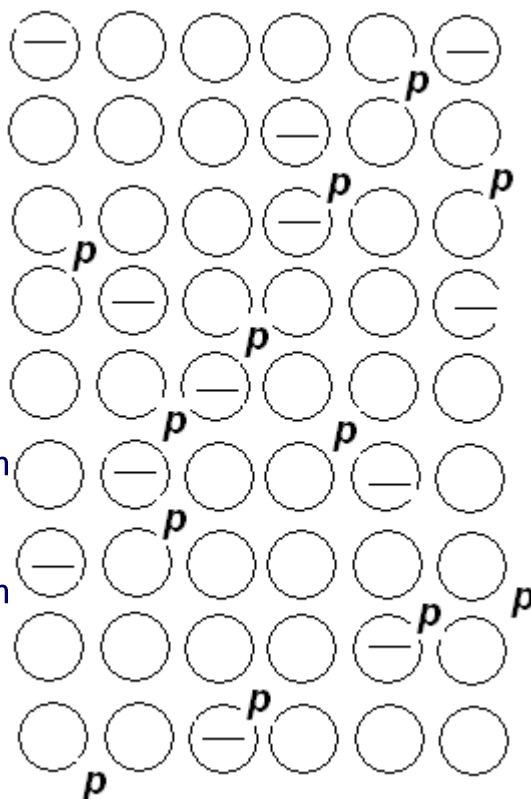
Materiais p e n antes da junção

Os círculos representam átomos.

A imensa maioria dos átomos é de silício.

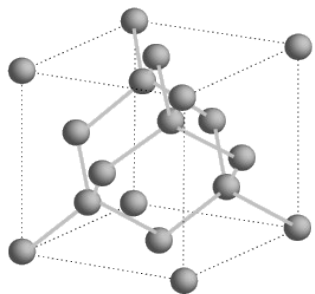
O lado p está dopado com boro (B).

O lado n está dopado com fósforo (P).



Lado P está dopado com alguns átomos ACEITADORES de elétrons, que tem 3 elétrons na b.v. Isso cria **lacunas móveis “p”** mas o átomo dopante fica com um elétron a mais, é a **carga fixa negativa** (anions imóveis).

No lado n ocorre o processo inverso e os dopantes se tornam cátions imóveis.



Quando ocorre a junção entre p e n

Existem **poucos elétrons** na

b.c. do lado p

Existem **muitos elétrons** na

b.c. do lado n

elétrons vão de **n** para **p**,

Existem muitas lacunas na b.v.

do lado p

existem poucas lacunas na b.v.

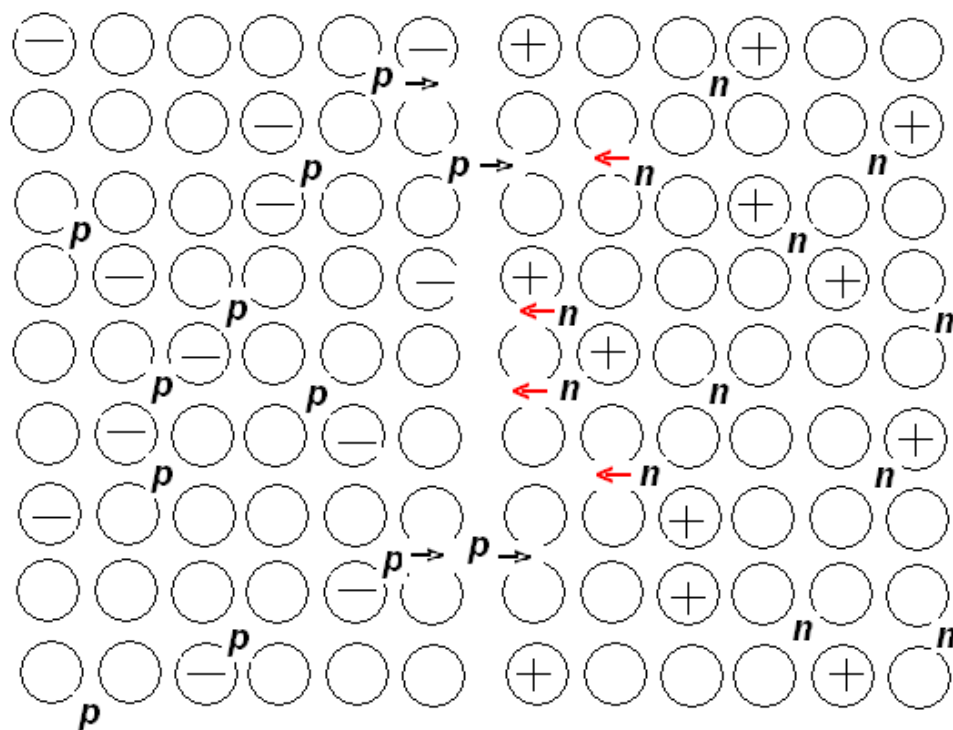
do lado n

lacunas vão de **p** para **n**

Corrente de difusão I_D não é

induzida por campo elétrico

externo.

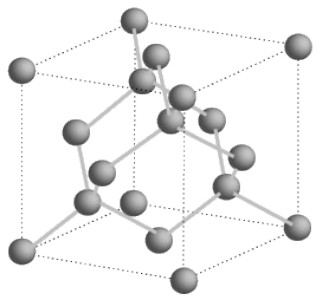


← n

p →

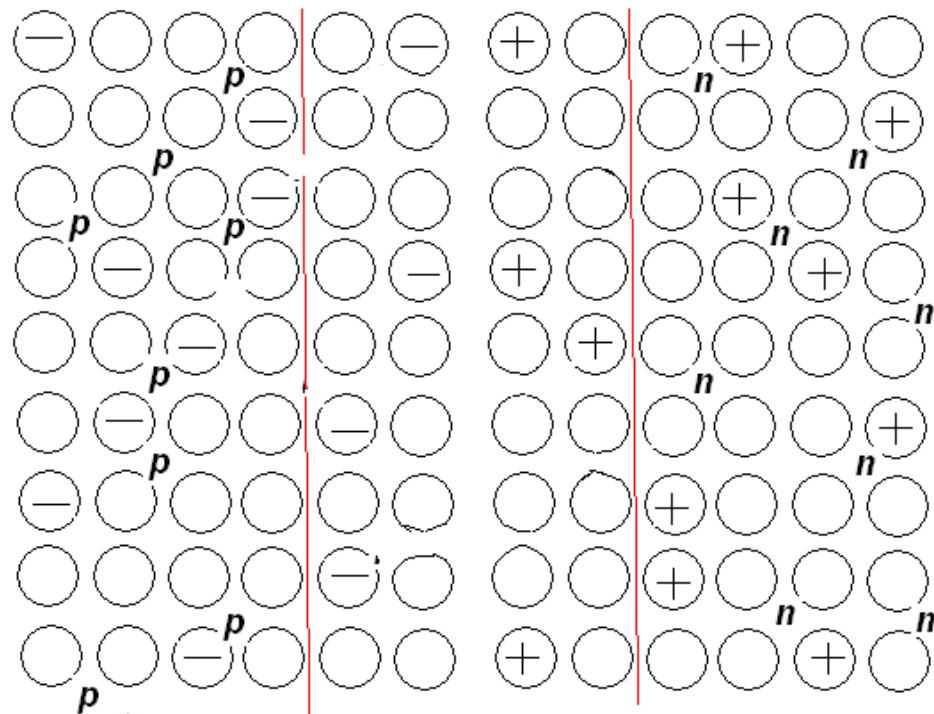
I_D →

surge **Corrente de difusão I_D** ₂₂



zona de depleção

- Os elétrons da região n injetados na região p , se recombinaem com as lacunas da região p
- O **diodo** é eletricamente neutro, mas, na fronteira da região p com a região vizinha, agora tem excesso de **íons negativos**.
- Vice versa no lado n
- Surge um campo elétrico intrínseco.

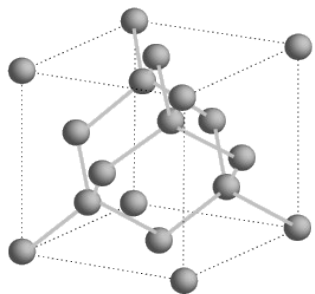


zona de depleção

O lado n fica com região positiva

O lado p fica com região negativa

isso cria um Campo Elétrico, contrário à corrente de difusão, contrabalançando o movimento dos portadores



tensão de barreira V_0

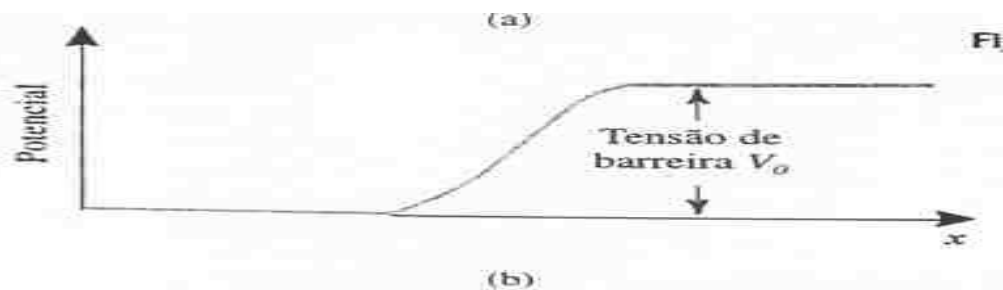
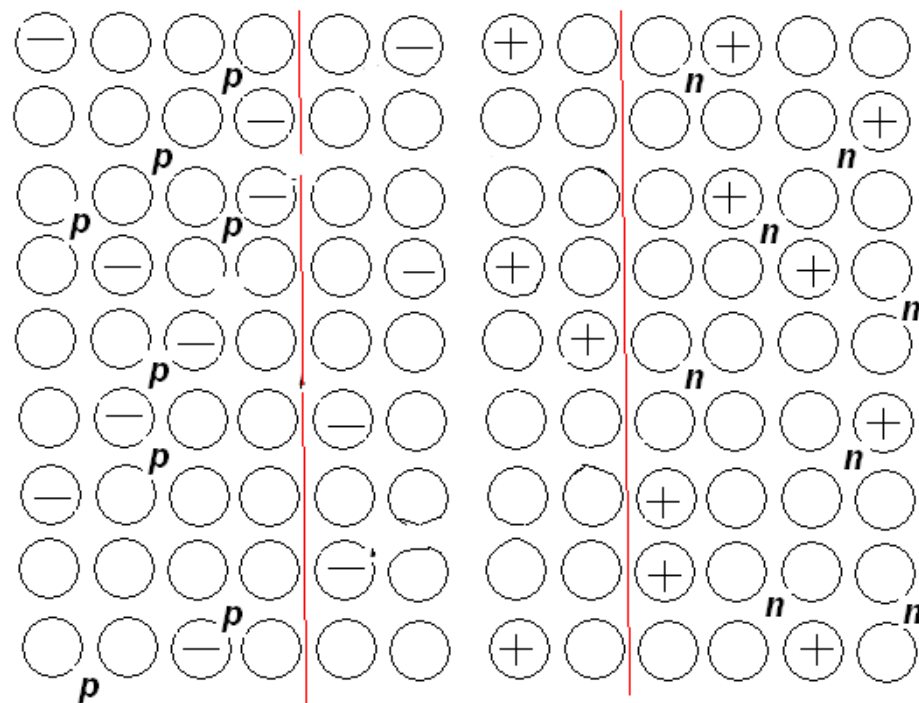
Resultante do campo elétrico
criado na região de depleção
Age contrariamente à corrente de
difusão.

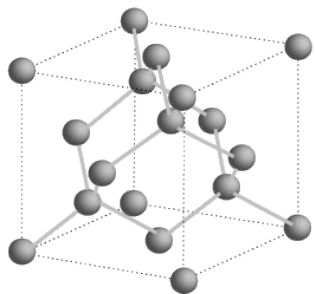
A corrente de difusão I_D é muito
dependente de V_0

V_0 depende de N_A e N_D .

$$V_0 = V_T \ln \left(\frac{N_A N_D}{n_i} \right)$$

para diodo de Si comum
a 25°C , V_0 é da ordem de $0,7\text{V}$.





Corrente de deriva I_s

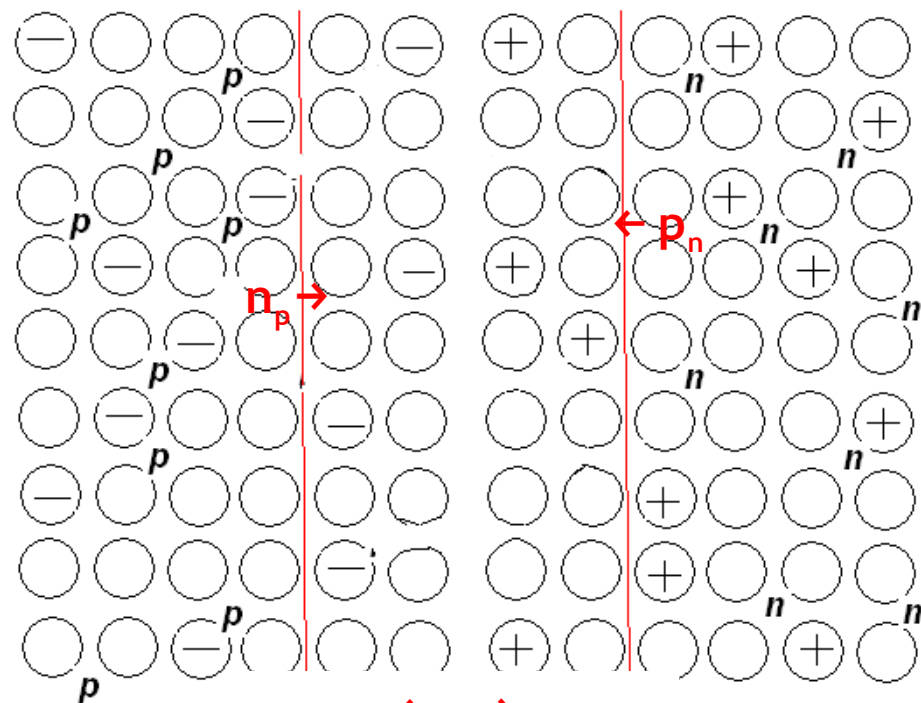
A tensão de barreira é contrária ao movimento dos portadores majoritários,
Mas ela acelera os portadores minoritários

Lado p tem poucos elétrons na b.c. Os elétrons que cruzarem a fronteira da zona de depleção serão acelerados para lado n.
Vice versa no lado n

$$I_s = A \cdot \sigma \cdot E = A \cdot (n \cdot q \cdot \mu) \cdot E$$

A área da seção transversal
n é nº portadores minoritários
 μ é a mobilidade do portador
E é campo elétrico na z. Depl.

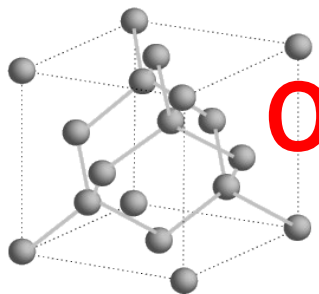
$$E = V_o / w$$



$\leftarrow w \rightarrow$

Largura da z. depl.



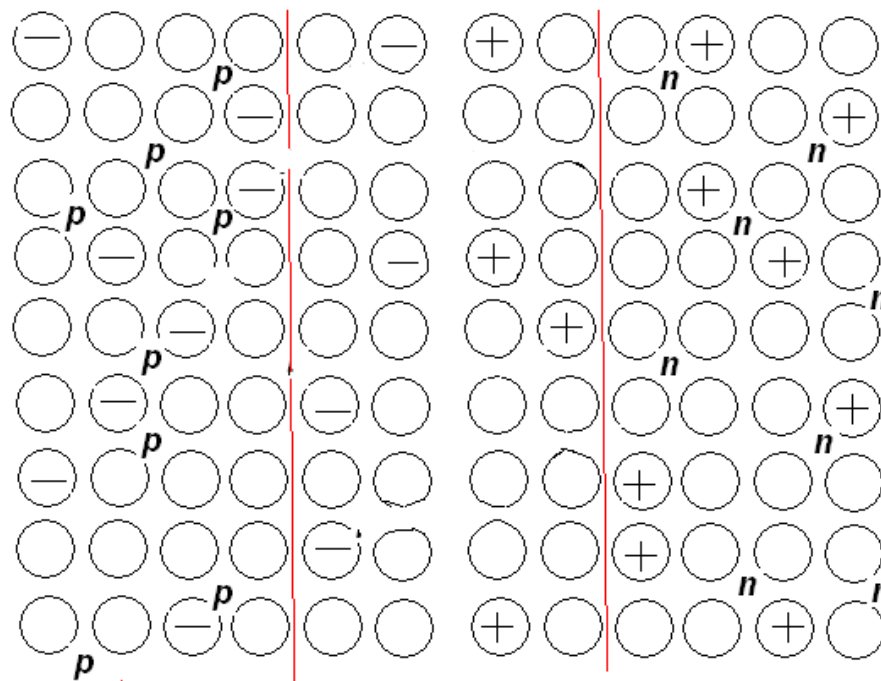


O equilíbrio entre I_D e I_S no circuito aberto.

- I_D flui de p para n
- I_S flui de n para p
- Em circuito aberto não há corrente resultante

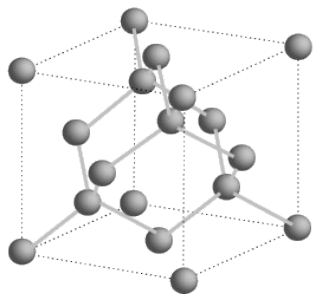
$$I_S = I_D$$

- É uma condição auto-equilibrada:
- Se I_D ficar maior que I_S aumenta camada de depleção,
- Aumentará V_0 , o que leva a redução de I_D .



$$I_D \rightarrow$$

$$\leftarrow I_S$$



A largura da camada de depleção

existe região de depleção dos dois lados da junção.

Como os níveis de dopagem dos dois lados não são iguais

As larguras não são iguais.

O lado **menos dopado** terá camada **mais espessa**.

Igualando as cargas dos dois lados:

(Carga de cada portador * n° portadores * volume)

$$q N_A x_p A = q N_D x_n A$$

$$\frac{x_n}{x_p} = \frac{N_A}{N_D}$$

Largura total:

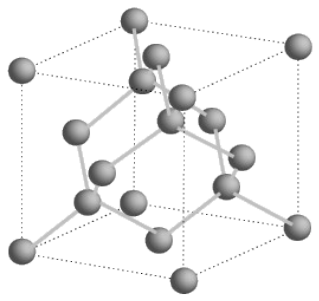
$$W_{dep} = x_n + x_p = \sqrt{\frac{2 \epsilon_{Si}}{q} \left(\frac{1}{N_A} + \frac{1}{N_D} \right) V_0}$$

onde a permissividade elétrica do silício $\epsilon_{Si} = \epsilon_r \epsilon_0 = k \epsilon_0 =$

$$1,04 \cdot 10^{-12} \text{ F/cm}$$

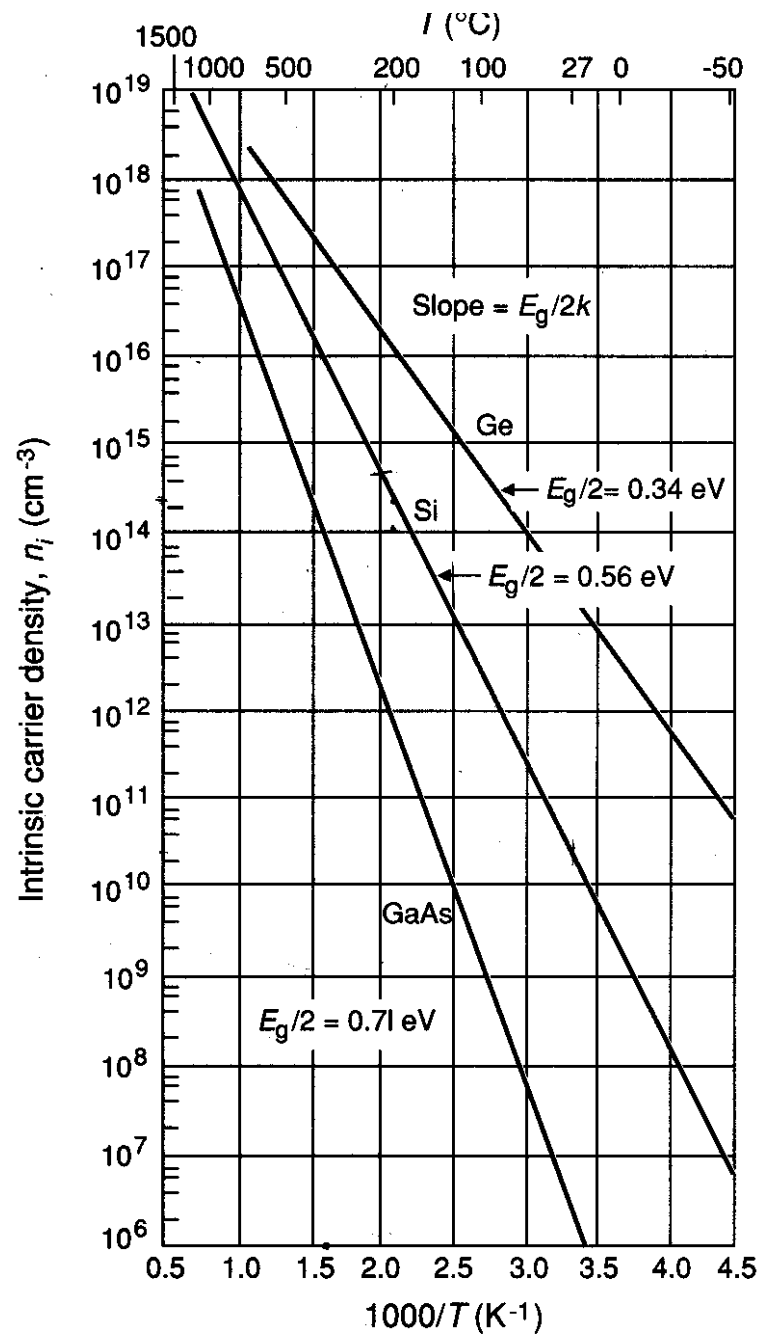
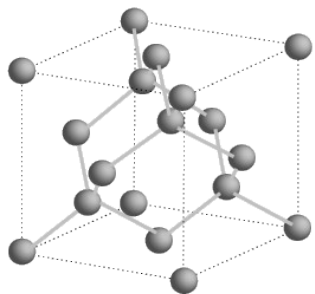
N_A = número de portadores aceitadores

N_D = número de portadores doadores

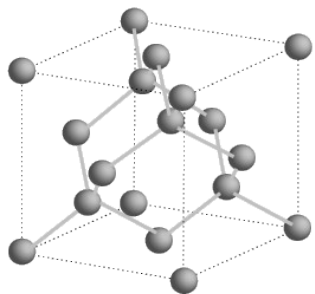


Exercício

- Calcular a tensão interna, a largura da região de depleção e a sua extensão do lado p e lado n de um diodo de silício com $N_A = 10^{17} / \text{cm}^3$, $N_D = 10^{16} / \text{cm}^3$, a temperatura ambiente, dado o gráfico n_i em função da temperatura:
- Respostas: 728 mV ; 0,32 μm ; 0,03 e 0,29 μm

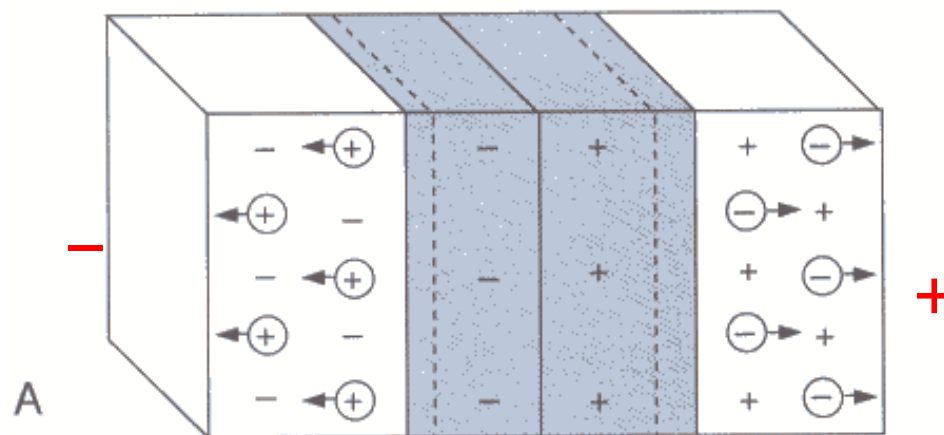


Intrinsic carrier densities versus $1/T$ K in Si, Ge, and GaAs.

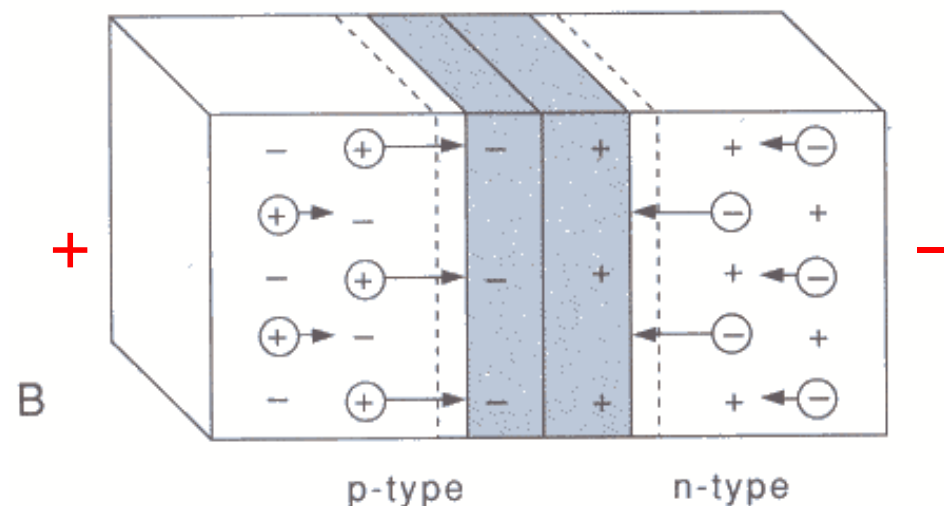


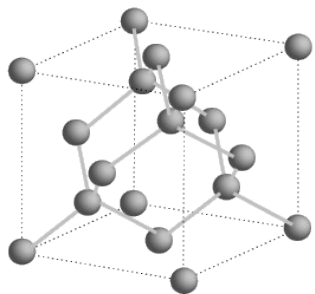
Polarização do diodo

- Polarização reversa:
 (-) no lado p, (+) no lado n
 Z. dep. aumenta
 Não passa corrente



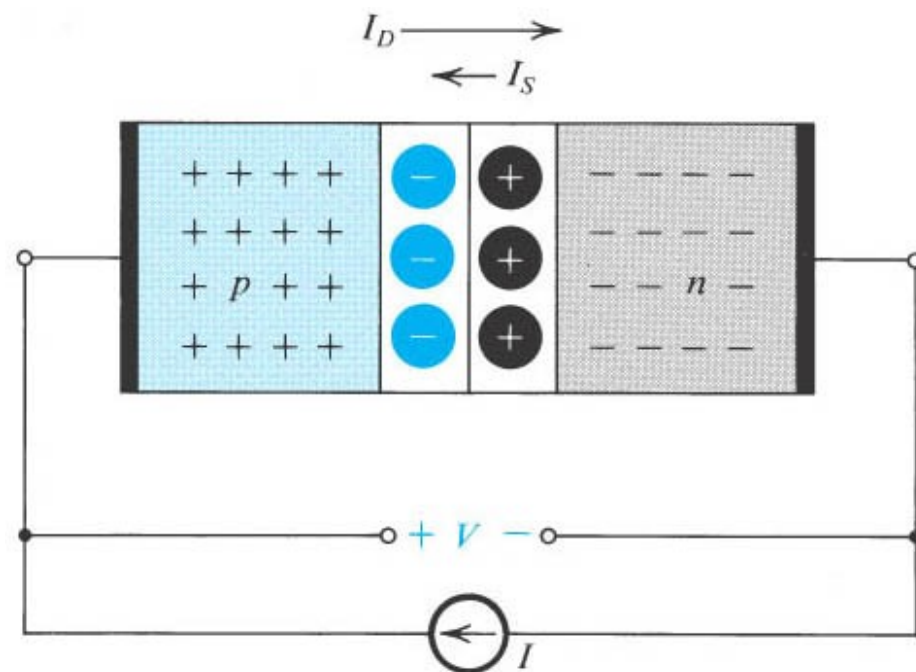
- Polarização direta
 + no lado p, - no lado n
 Z. dep. diminui
 Passa corrente
 $I_D > I_s$

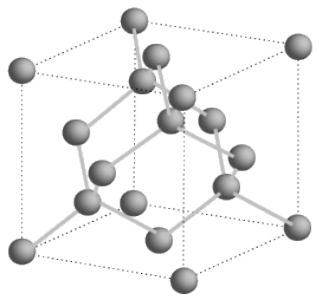




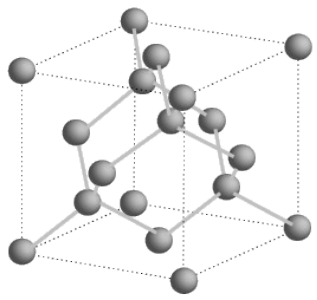
Polarização Direta

- Fonte externa fornece elétrons do lado n e lacunas do lado p.
- Zona de depleção diminui.
- Tensão de barreira diminui.
- Lacunas de p atravessam a Z.D. e são injetadas no lado n.
- E vice versa





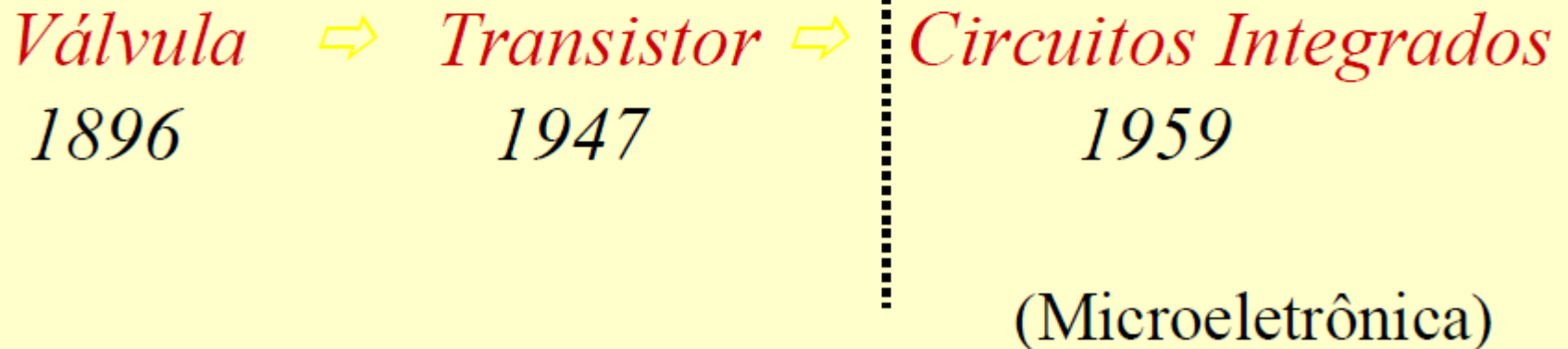
- Fim da primeira parte
- Teste 7 início terça 03/05 às 11:15 até
sábado 07/05 às 23:55



Transistor

→ *Evolução da Eletrônica*

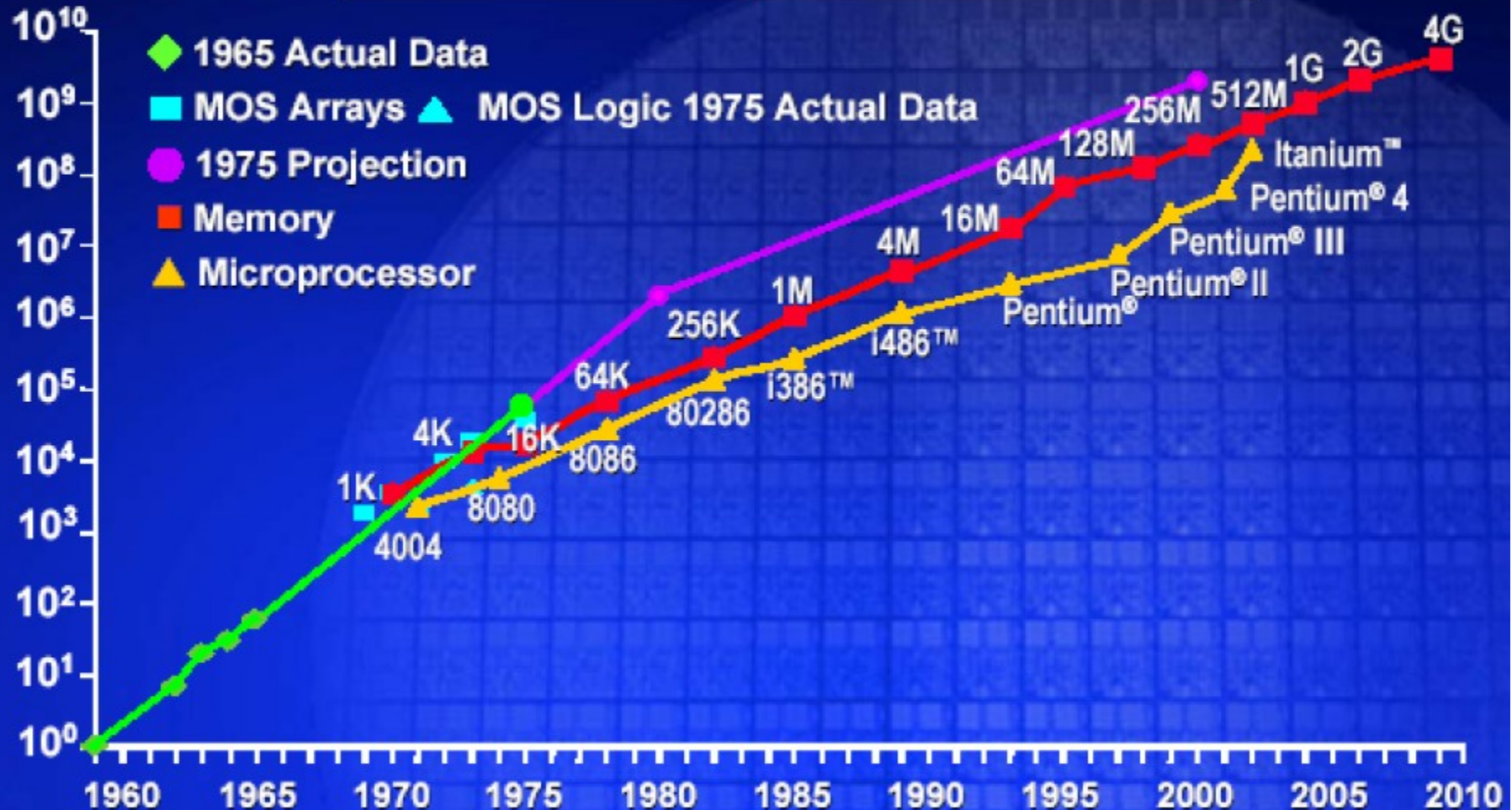
Transistor é um dispositivo semicondutor usado na construção de circuitos lógicos, como os microprocessadores.



Complexidade do Circuito Integrado

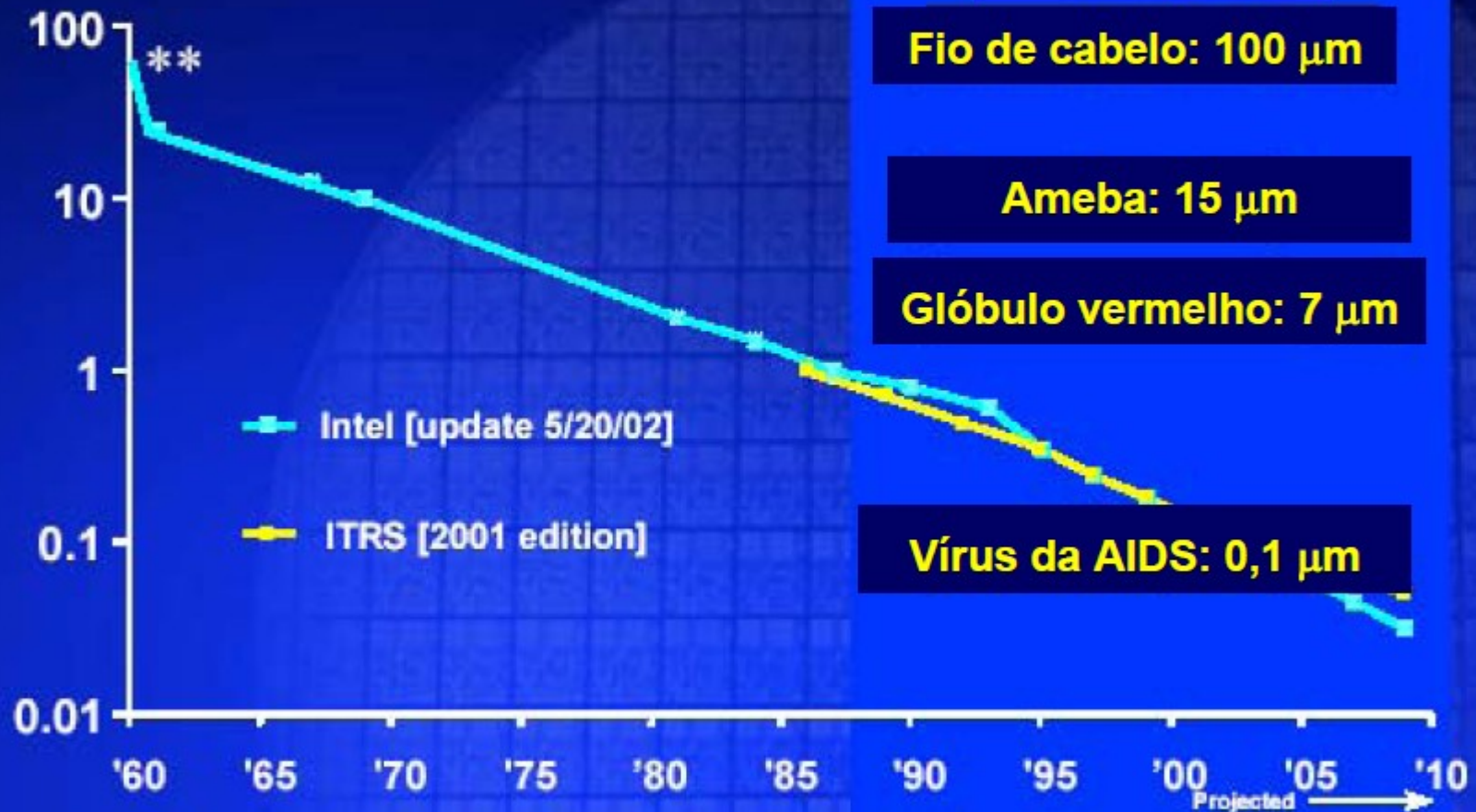
LEI DE MOORE (Gordon Moore – Intel)

Transistors
Per Die



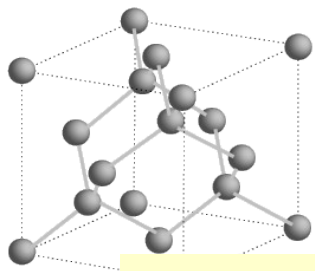
Menores dimensões Tecnológicas [μm]

Feature Size (microns)

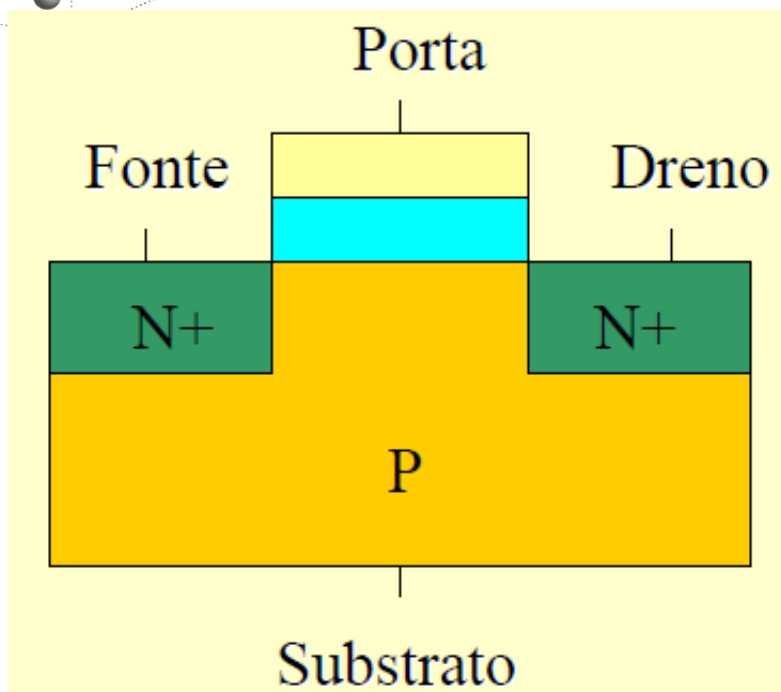


** Planar Transistor; remaining data points are ICs.
Source: Intel, post '98 trend data provided by SIA
International Technology Roadmap for Semiconductors (ITRS)
^ [ITRS DRAM Half-Pitch vs. Intel "Lithography"]

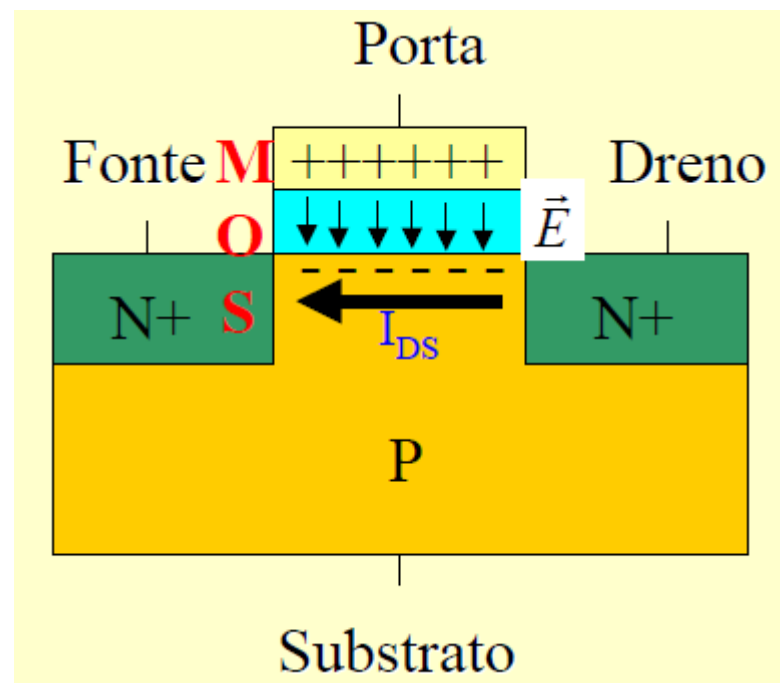
Fonte : Intel



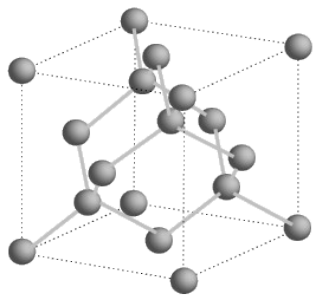
M O S



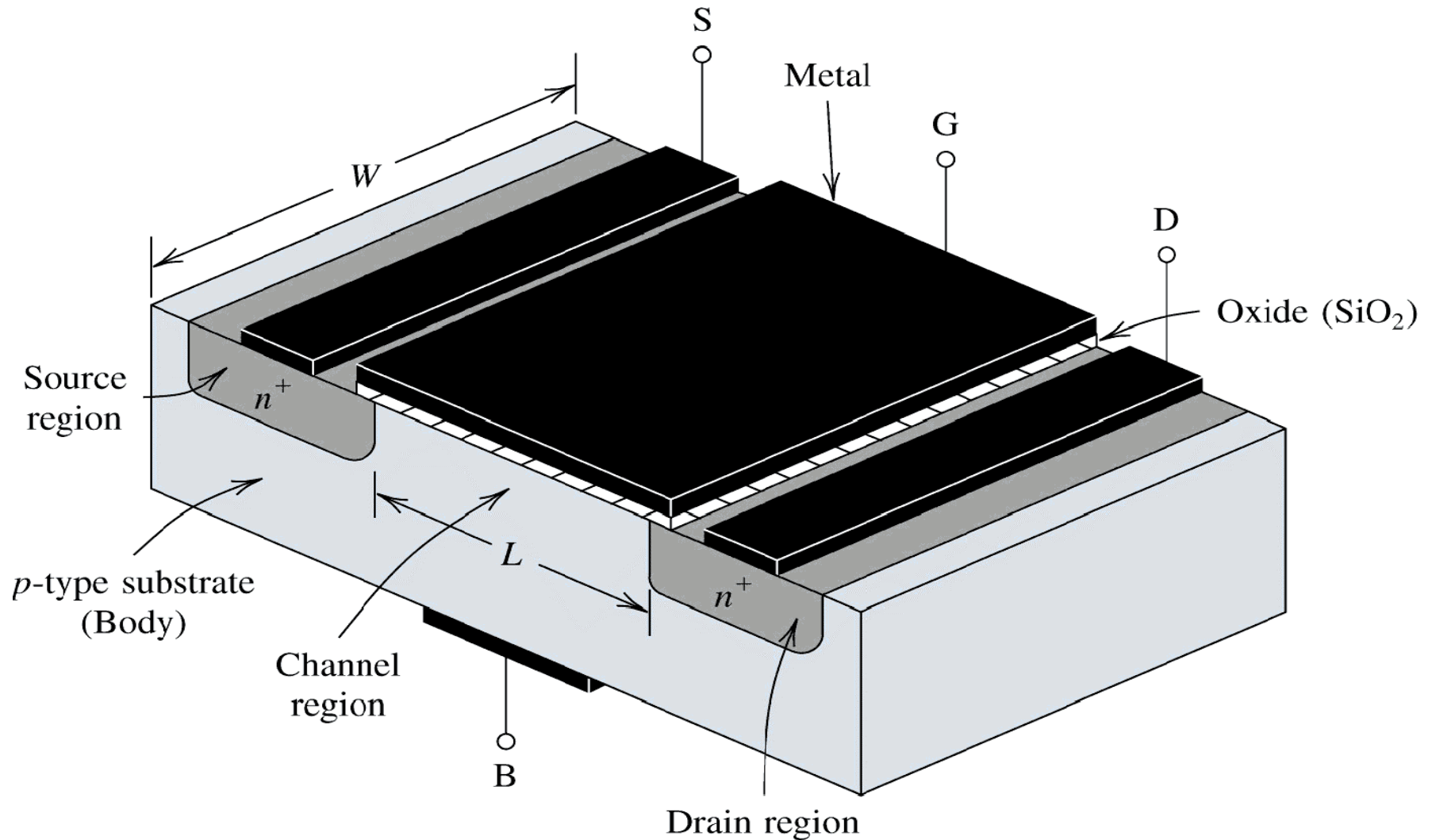
Opera como parte de uma porta lógica:
Se houver tensão (+) na porta
Então passa corrente.



Tensão (+) na porta atrai elétrons
 para o canal
 entre a fonte e o dreno e aumenta
 condutividade
 Nessa região.



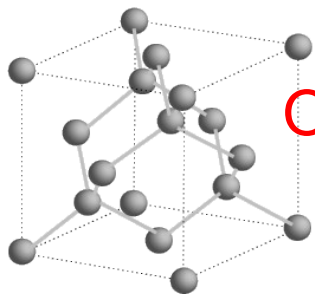
Transistor Metal Óxido Semiconductor - M O S



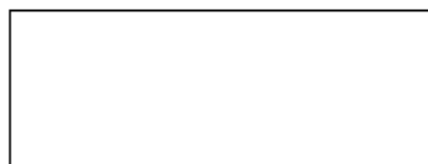
Processo de Fabricação de Circuitos Integrados

Principais Etapas de Processo:

- ⇒ Oxidação Térmica
- ⇒ Deposição de óxido de silício
- ⇒ Fotogravação
- ⇒ Corrosão Química
- ⇒ Difusão de Impurezas
- ⇒ Implantação Iônica



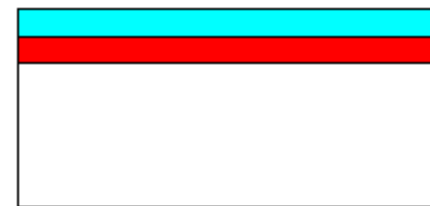
O processo de fabricação de um transistor MOS em 12 etapas



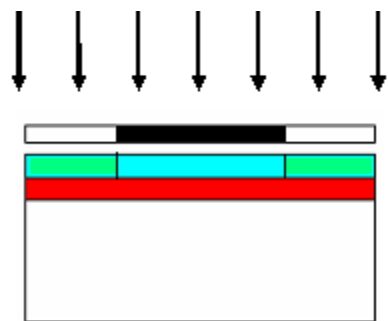
1) Limpeza



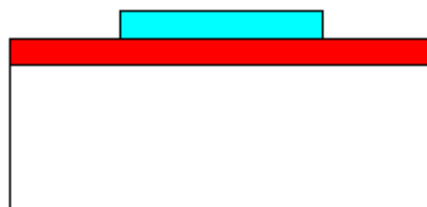
2) Oxidação:
óxido de campo
(amorfo)



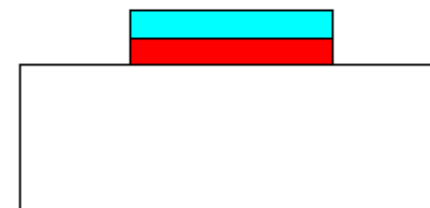
3) Aplicação de
fotorresiste (PR)



4) Fotogravação:
exposição à luz UV



5) Remoção do PR
sensível à revelação



6) Corrosão:
abertura das regiões
de fonte e dreno

□ Si tipo P

■ SiO₂

■ Si tipo N

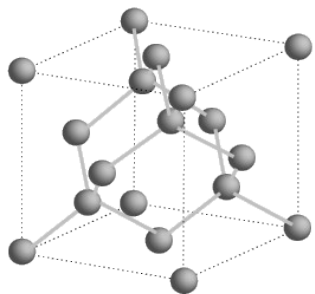
■ PR

■ Máscara

■ Al

↓ Luz UV

■ PR sensibilizado



O processo de fabricação de um transistor MOS



7) Deposição e Difusão de dopantes: formação de fonte e dreno



8) Remoção do óxido de campo e do PR



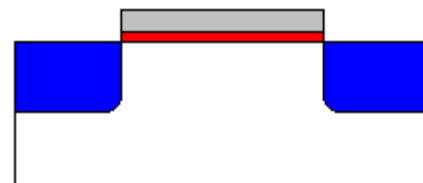
9) Oxidação térmica: óxido de porta



10) Fotogravação / Corrosão do óxido



11) Metalização: deposição de Al



12) Fotogravação / Corrosão do Al

□ Si tipo P

■ SiO_2

■ Si tipo N

■ PR

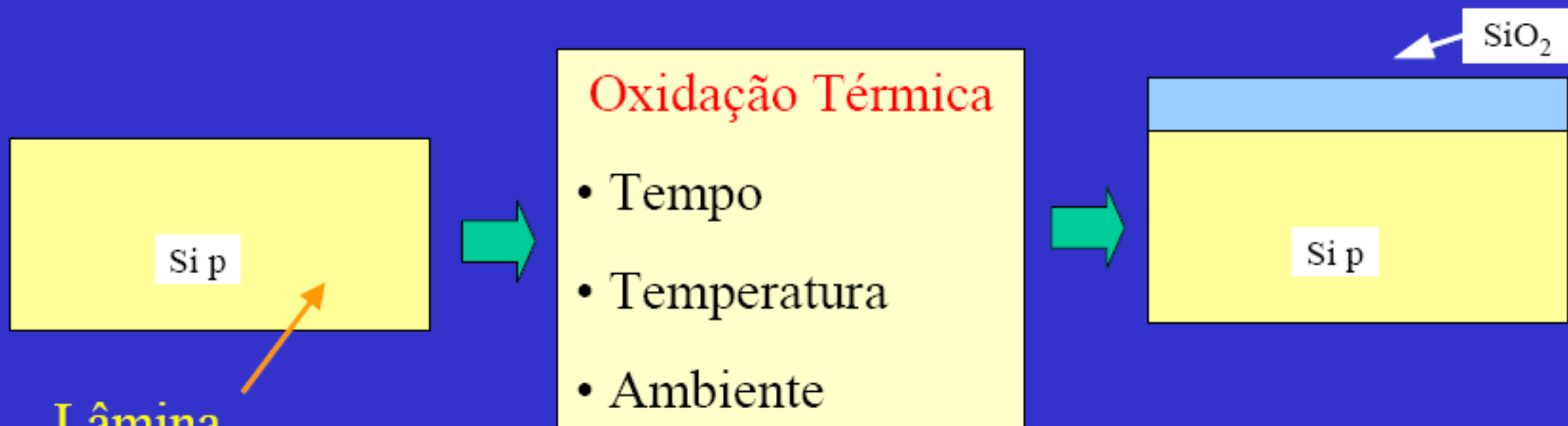
■ Máscara

■ Al

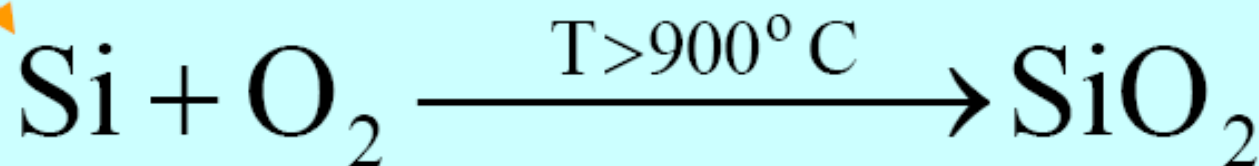
↓ Luz UV

Oxidação Térmica:

Objetivo: Obtenção de óxido de silício (SiO_2) sobre o silício

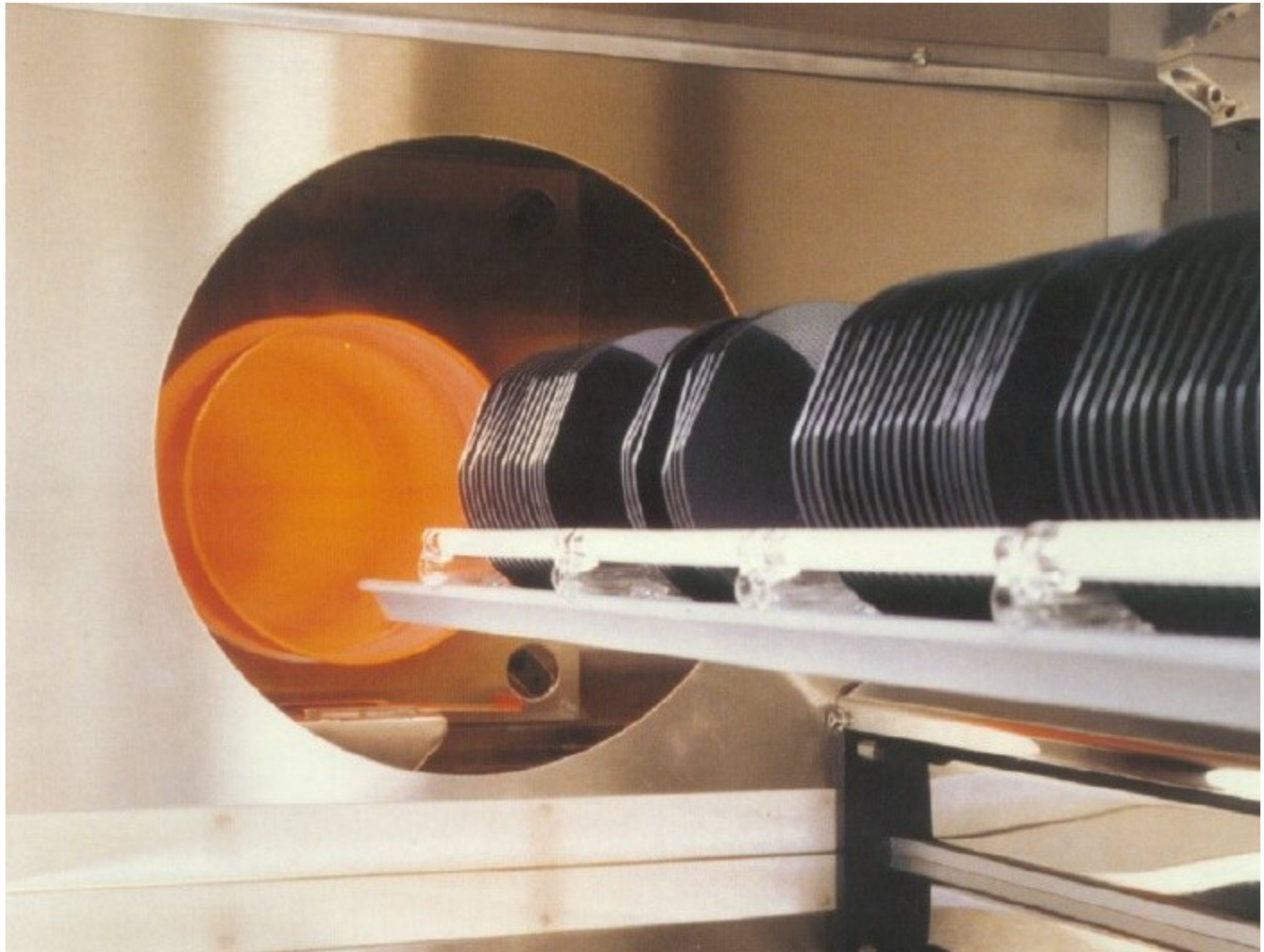
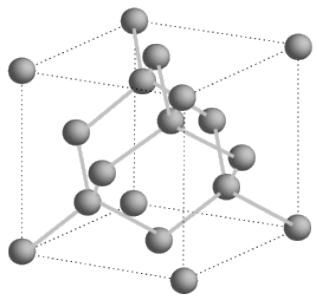


Lâmina



Funções Principais

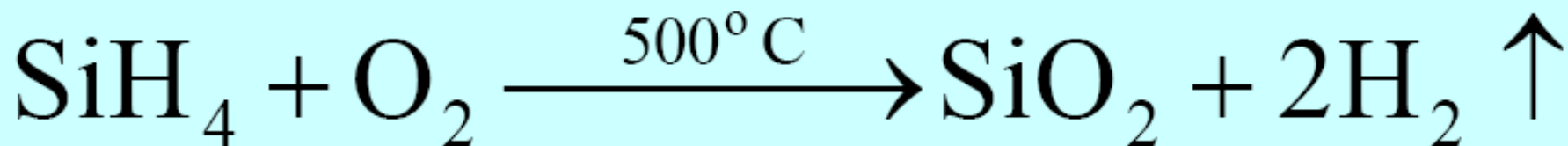
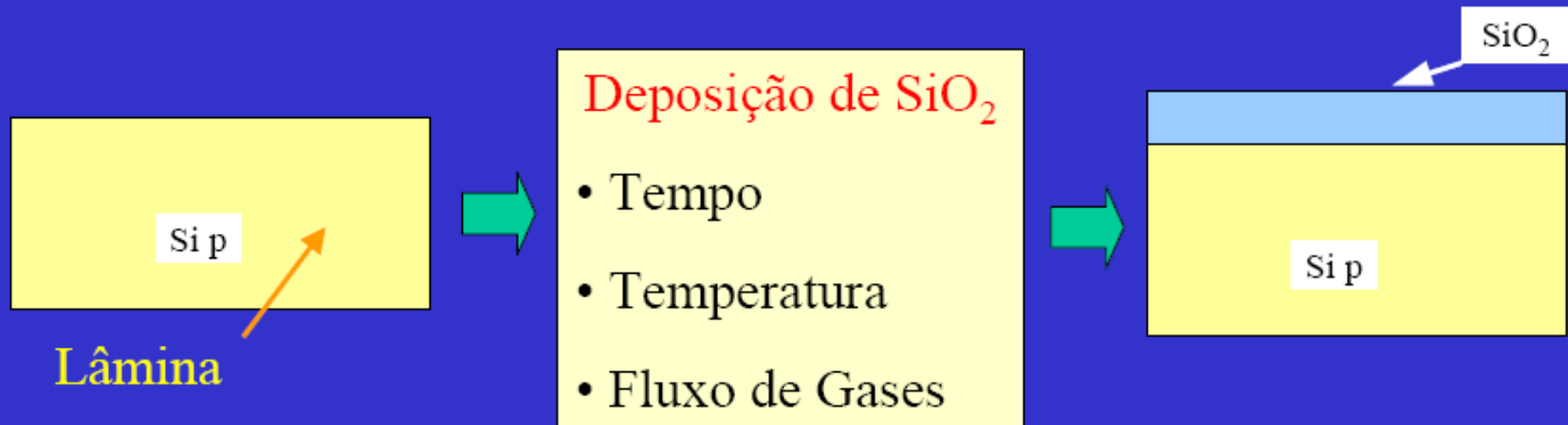
- Mascaramento contra impurezas
- Dielétrico de porta



- Lâminas de Si sendo levadas ao forno para a etapa de oxidação térmica

Deposição de Óxido de Silício: (C.V.D.)

Objetivo: Obtenção de óxido de silício (SiO_2) sobre o silício ou outra superfície qualquer

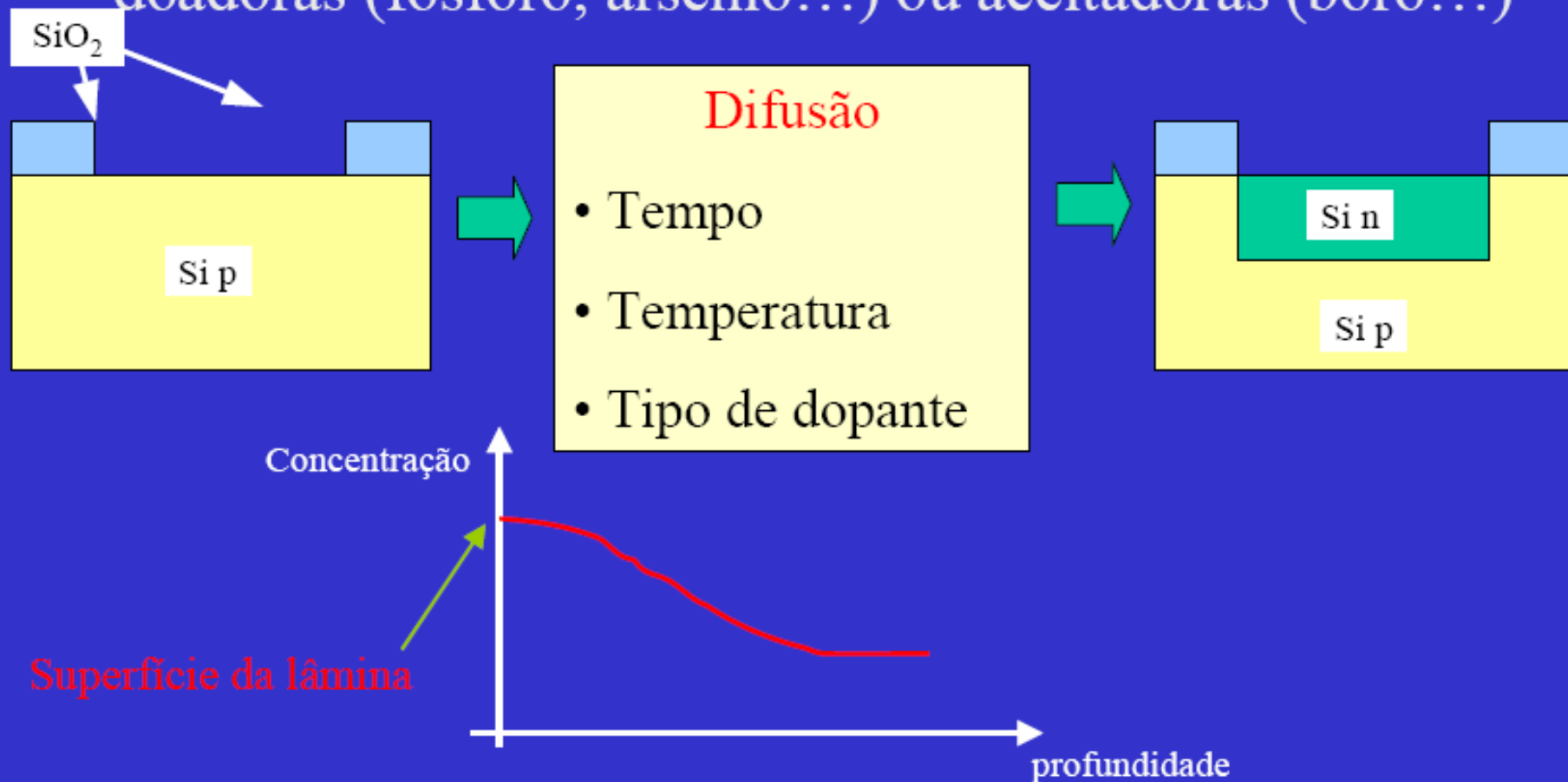


Função Principal

- Mascaramento contra impurezas

Difusão de Impurezas:

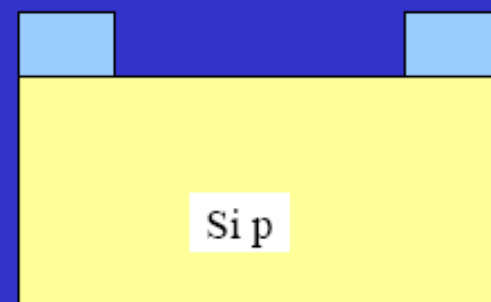
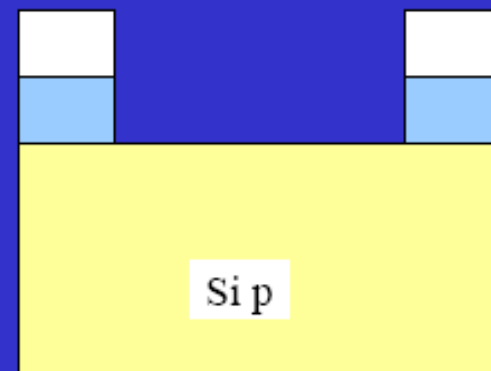
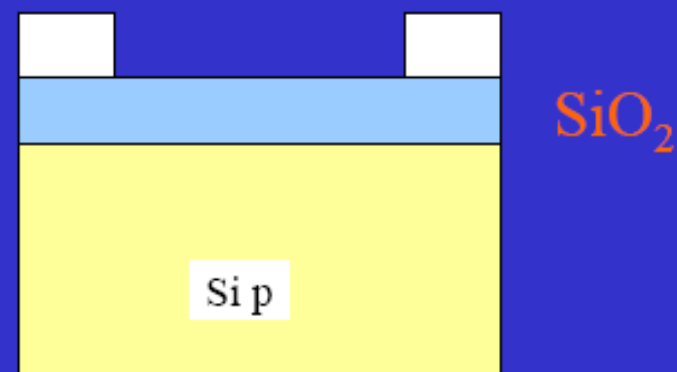
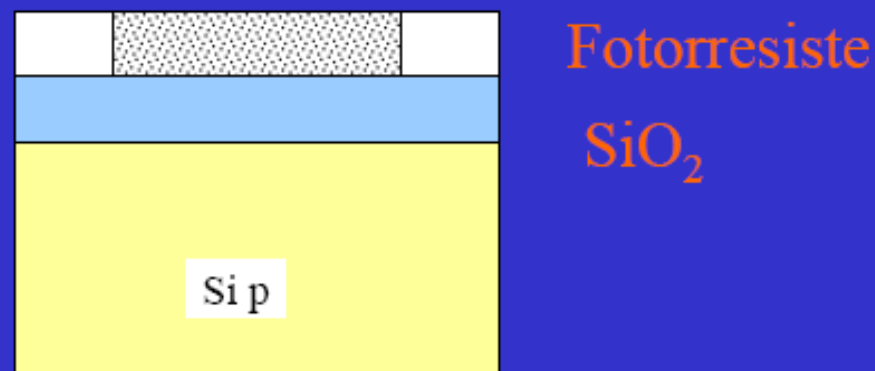
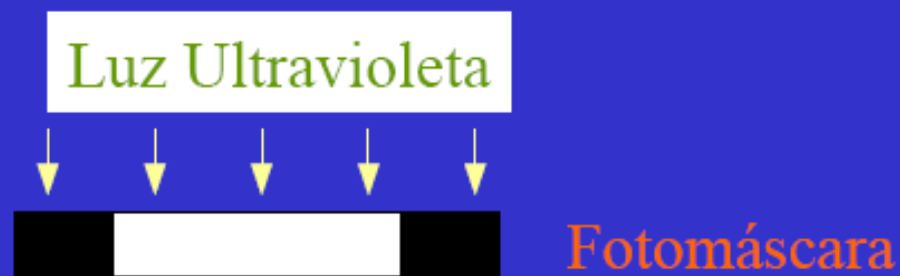
Objetivo: introduzir na rede cristalina do Si impurezas doadoras (fósforo, arsênio...) ou aceitadoras (boro...)



Função Principal

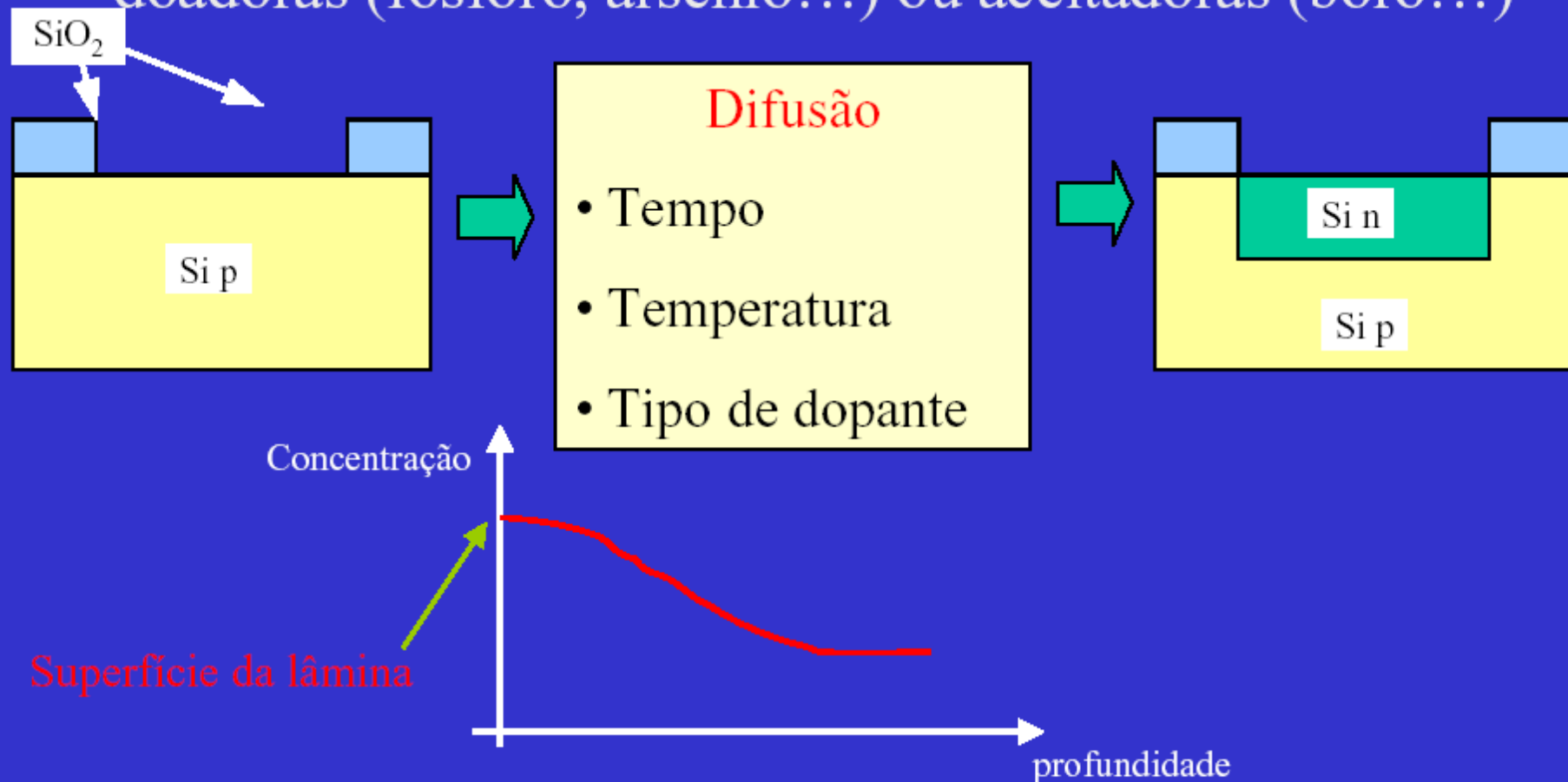
- criação de uma região com características doadora ou aceitadora

- *Aplicação de Fotorresiste na lâmina*
- *Exposição à luz ultravioleta*
- *Revelação*
- *Corrosão química*
- *Remoção do Fotorresiste*



Difusão de Impurezas:

Objetivo: introduzir na rede cristalina do Si impurezas doadoras (fósforo, arsênio...) ou aceitadoras (boro...)

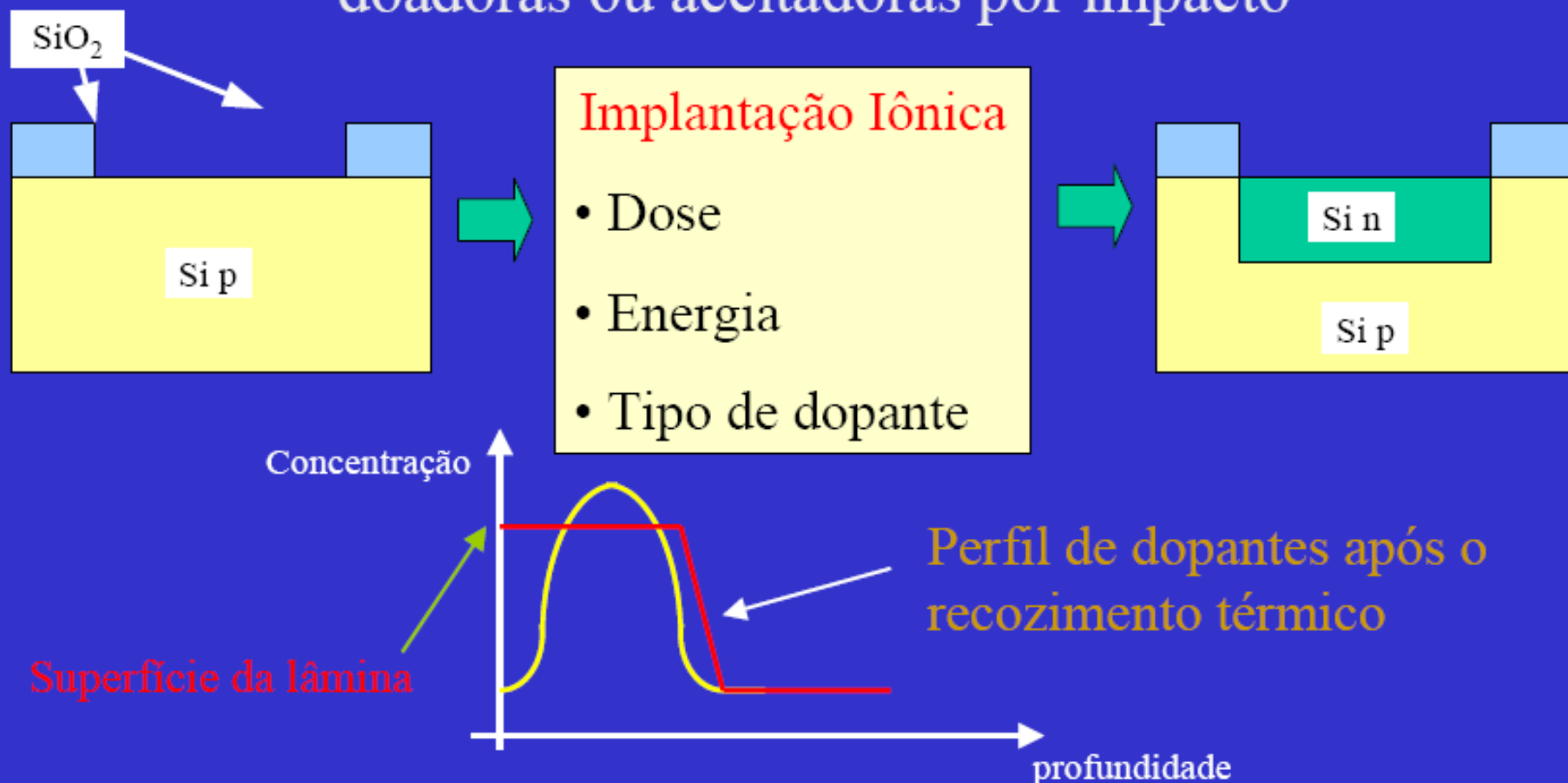


Função Principal

- criação de uma região com características doadora ou aceitadora

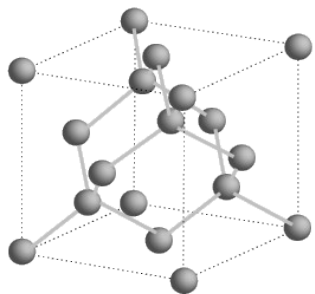
Implantação Iônica:

Objetivo: introduzir na rede cristalina do Si impurezas doadoras ou aceitadoras por impacto

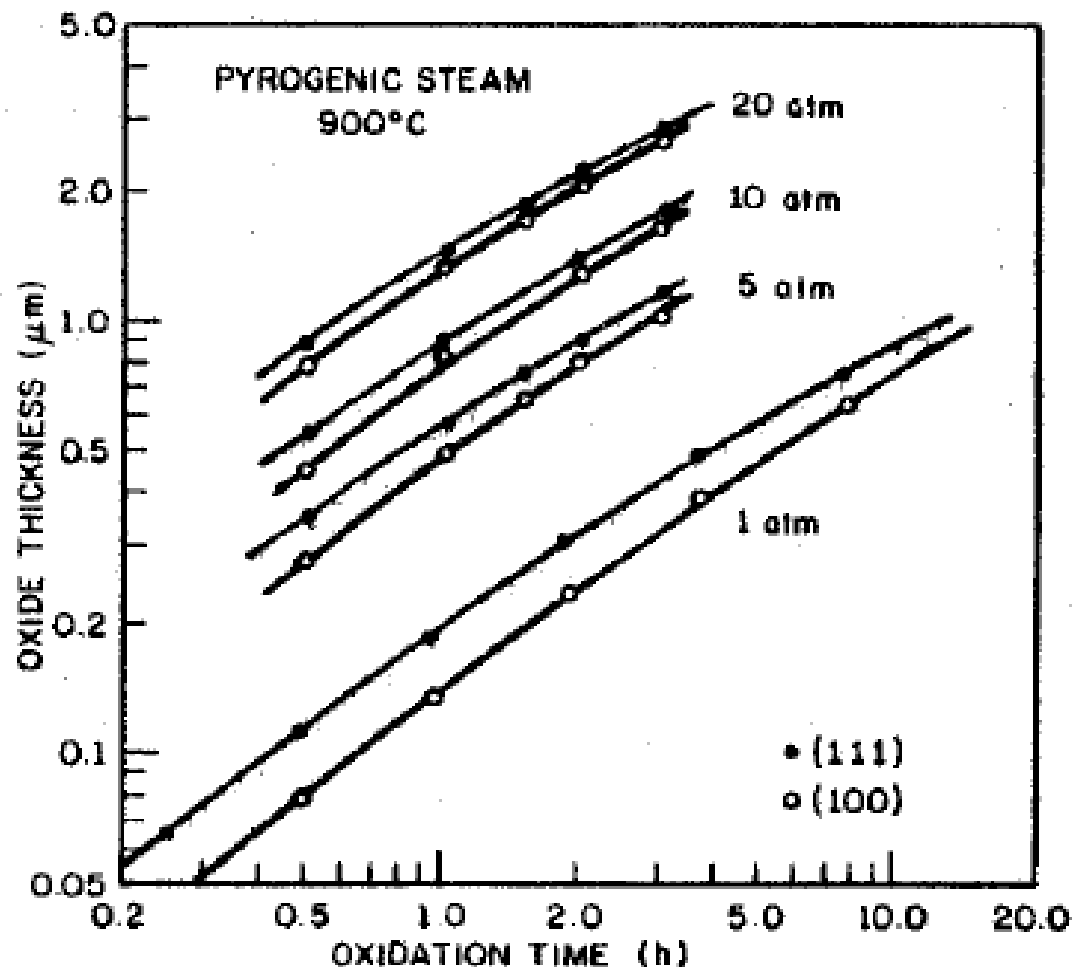


Função Principal

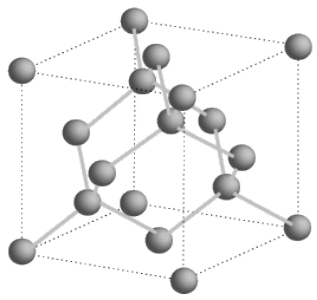
- criação de uma região com características doadora ou aceitadora



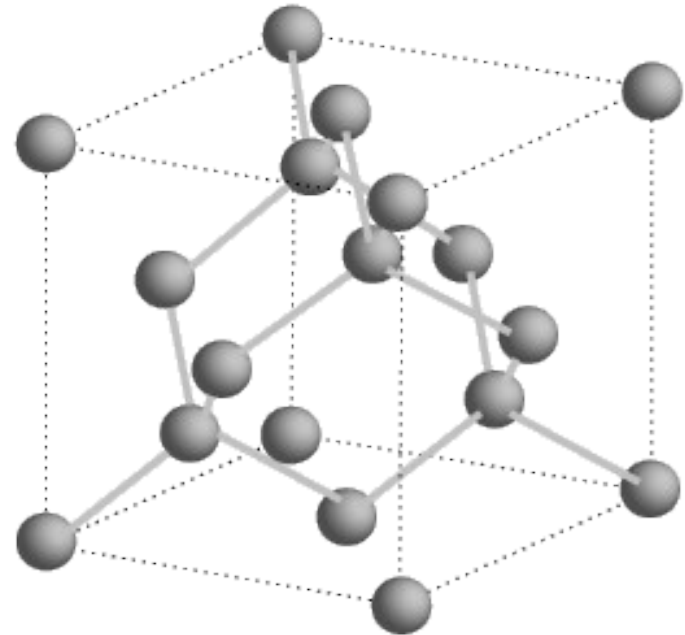
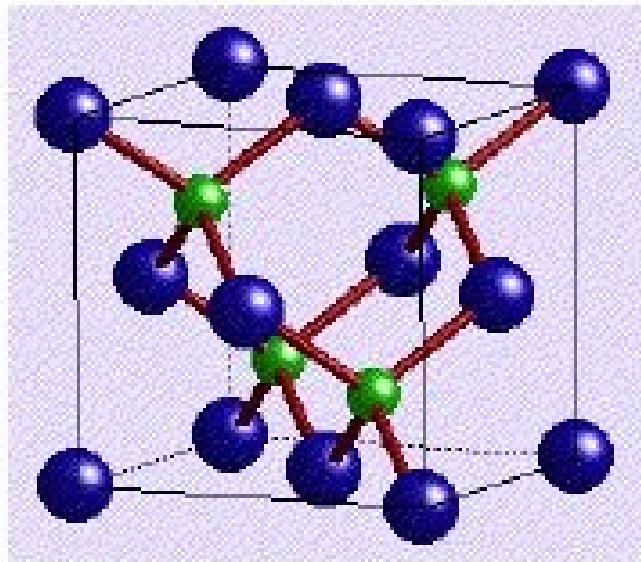
Efeito da orientação na velocidade de oxidação do silício



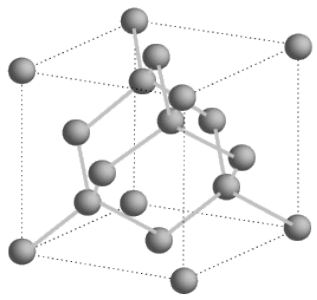
Mas qual é a diferença entre os planos (111) e (100) no silício?



Estrutura cristalina do silício

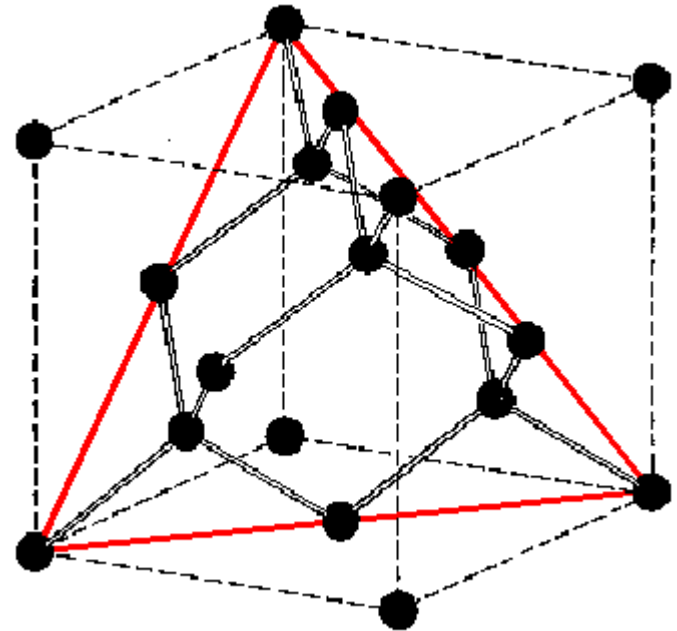


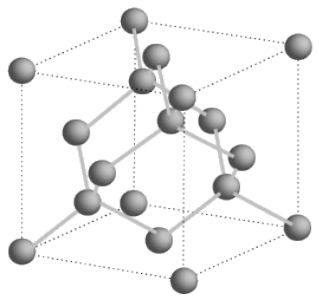
- Estrutura cristalina do silício: Cúbico diamante
- Parece-se com sulfeto de zinco ZnS



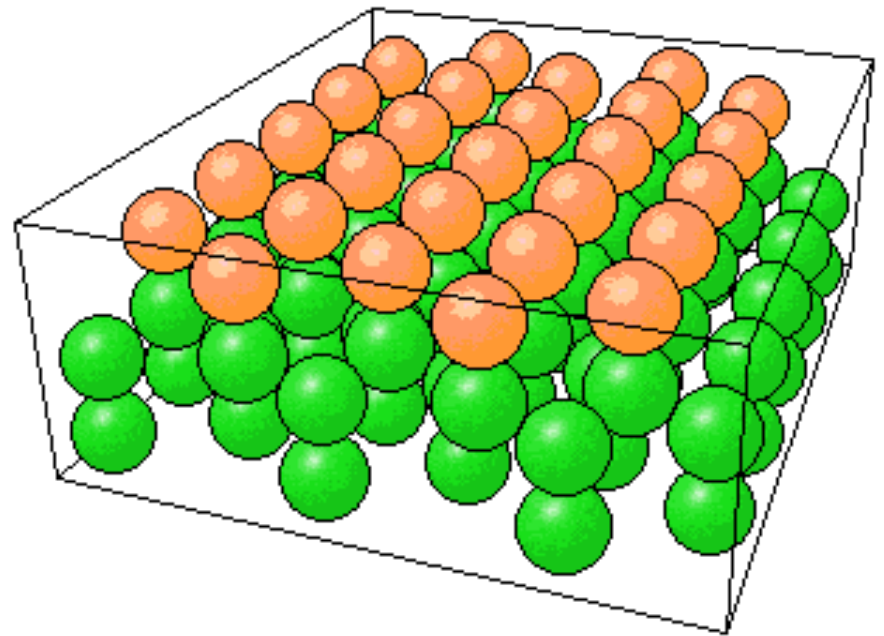
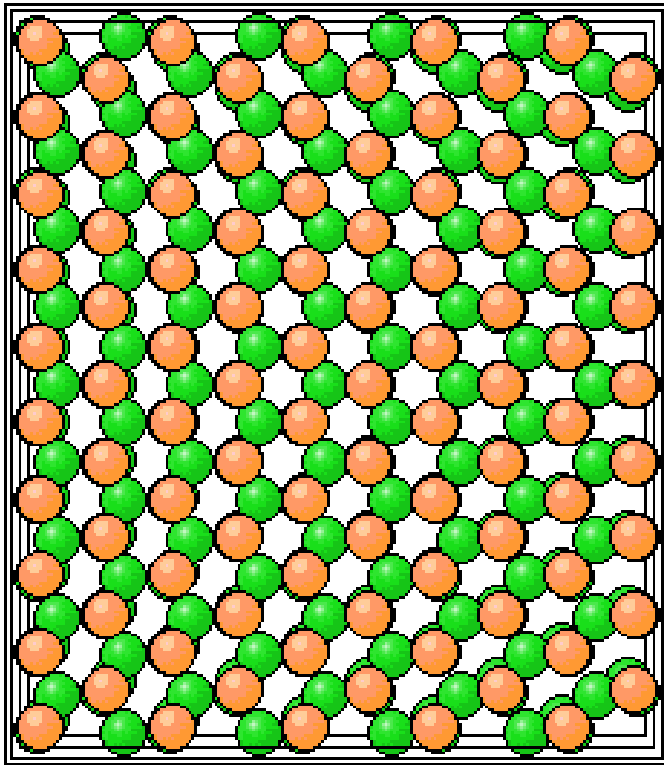
Plano (1 1 1)

- EMPACOTAMENTO NÃO IDEAL: não há uma direção na qual todos os átomos se toquem (tangenciem).

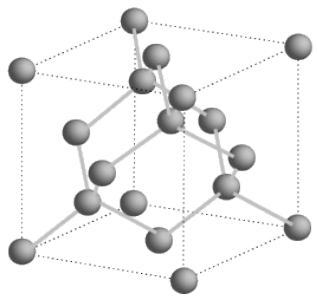




Não é fácil enxergar o
empilhamento no plano
(1 1 1)



Procurar programa de simulação de estrutura cristalina



Não deixem de olhar

- Site da Unicamp sobre processos de fabricação de CIs, com animações e texto:
http://wtprocess.ccs.unicamp.br/processos/cmos_v11/index.html
- Site da Universidade Brigham Young sobre processos de fabricação: <http://www.ece.byu.edu/cleanroom/KOH.phtml>